

**UNIVERSITAT POLITÈCNICA DE CATALUNYA**

*Departament d'Enginyeria Electrònica*

**CONTRIBUCIÓ A L'ESTUDI DE  
L'ACOBLAMENT PER SUBSTRAT EN  
CIRCUITS INTEGRATS MIXTES**

Autor: Xavier Aragonès i Cervera  
Director: Antonio Rubio Solá

## Capítol 7

### Mesures de soroll sobre un circuit mixte

El desenvolupament de models resistius del substrat ens ha permès l'estudi de l'acoblament a través seu en circuits de grans dimensions, obtenint un bon nombre de dades d'interès sobre les característiques de la propagació i guies de disseny per a minimitzar el soroll. Tanmateix, i com qualsevol anàlisi realitzat amb models, es fa necessària la seva validació mitjançant verificació experimental dels resultats. Al capítol 2 es van mostrar resultats experimentals sobre algunes estructures de test elementals, per a confirmar algunes característiques de l'acoblament en tecnologies CMOS i BiCMOS. Ara en aquest capítol es presenta el desenvolupament d'un circuit integrat mixte amb nivell de complexitat realista, i els resultats de diverses experimentacions que han de permetre contrastar els resultats obtinguts en els capítols anteriors.

El circuit incorpora diversos sensors dins el xip per a detectar el soroll, i s'ha fet un disseny amb una flexibilitat suficient per a permetre la verificació de dades relatives a la dependència del soroll en funció de l'activitat i freqüència de la circuiteria digital, el punt de treball dels transistors, polarització del substrat a les diferents seccions, presència d'anells de guarda i contactes posteriors, i el tipus d'oblia. Els resultats quantitativs obtinguts i les formes d'ona del soroll han de servir també per a validar els models utilitzats en els anàlisis dels capítols 5 i 6. A més, s'ha volgut comprovar la susceptibilitat de circuits com convertidors A/D i memòries RAM al soroll al substrat, amb la implementació de comparadors –auto-zero, amplificador diferencial– utilitzats habitualment per aquests circuits, pels que es vol comprovar que el soroll al substrat hi provoca pèrdua de resolució.

De les tres tècniques que s'han estudiat al capítol 6 per a la reducció del soroll, en el circuit només es farà verificació de la compensació de soroll. L'ús de capes enterrades necessita de variacions sobre els processos de fabricació comercials, i tot i el seu elevat interès en vista dels resultats obtinguts mitjançant simulació, el desenvolupament de

l'amplificador fora de funcionament en zona lineal. A freqüències superiors les capacitats prenen valors adequats per a ser integrades, però aleshores ens topem amb el problema de l'ample de banda de l'amplificador. Així, a 1 MHz el soroll només es redueix fins un 65%, i a 10 MHz ens quedem amb un 89% del soroll original. L'amplificador utilitzat té un producte guiny-ample de banda de 11 MHz, i tot i que en tecnologies més avançades s'aconsegueixen amplitudes de banda superiors, aquests són encara insuficients per a eliminar el soroll de commutació. A la figura 6.18 es mostra l'efecte de la guarda activa *on-chip* en el soroll en el node substrat a diverses freqüències, i pel soroll de commutació.

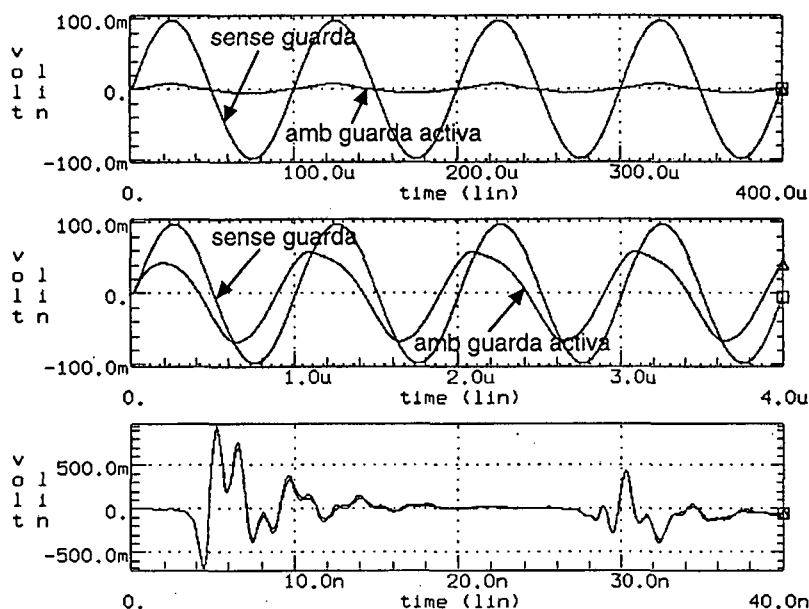


Fig. 6.18. Resposta temporal del soroll al node substrat amb l'actuació d'una guarda activa *on-chip*, quan la font de soroll és una senoïde de freqüència 10 KHz (dalt), de 1 MHz (mig) i quan el soroll és produït per la commutació de portes digitals (baix).

tecnologies que permetin verificar aquests resultats ultrapassa els objectius de la present tesi. Per altra banda, l'ús de guardes actives per a eliminar el soroll no ha estat contemplat en el disseny del circuit, i en tot cas es deixa com a treball futur la seva verificació experimental, tot i que els resultats de simulació indiquen que aquesta tècnica té una validesa limitada.

Els resultats presentats en aquest capítol s'han de veure també com preliminars d'una línia de treball experimental futura, que ha de permetre perfeccionar les tècniques de reducció de soroll i en última instància portar-les a aplicacions pràctiques que presentin limitacions per problemes de soroll.

## 7.1 Descripció del circuit dissenyat

### 7.1.1. Característiques generals

#### 7.1.1.a. Aspectes tecnològics.

El xip dissenyat s'implementa en una tecnologia CMOS *twin-well* mixta de 1.2  $\mu\text{m}$ , substrat P, de dos nivells de metall i dos nivells de polisilici que faciliten la implementació de capacitats. La tecnologia està pensada per a operar els circuits a una tensió de 5 V, tot i que la tensió mínima d'alimentació és de 2.2 V. Els paràmetres dels transistors més destacats es resumeixen a la taula 7.I.

Paràmetre	NMOS	PMOS	unitats
mínima longitud de porta (dibuixada)	1.2	1.2	$\mu\text{m}$
gruix de l'òxid de porta	245	245	Å
tensió llindar	0.67	-0.7	V
transconductància	68	26	$\mu\text{A}/\text{V}^2$
factor d'efecte body	0.66	0.5	$\text{V}^{1/2}$
dopat efectiu del substrat	$2.6 \cdot 10^{16}$	$1.5 \cdot 10^{16}$	$\text{cm}^{-3}$

Taula 7.I. Paràmetres dels transistors del procés utilitzat.

El circuit s'implementa sobre dos tipus d'oblies: P- amb una resistivitat uniforme típica de 19  $\Omega\text{-cm}$ , i P+ amb una resistivitat de 12  $\text{m}\Omega\text{-cm}$  i una capa epitaxiada de inicialment 15  $\mu\text{m}$  de gruix i resistivitat 19  $\Omega\text{-cm}$ . El gruix de les oblies és de 525  $\mu\text{m}$ , i a la seva part posterior es disposa una capa metàl·lica que pot actuar com a contacte de polarització.

Les dimensions del xip són de  $1700 \times 2750 \mu\text{m}^2$ , i el seu *layout* es dissenya a mida excepte pel que fa als *pads*. S'ha prescindit del *scribe lane* que s'implementa a la part exterior de qualsevol circuit integrat per tal que no influeixi en la polarització. A la perifèria del xip es troben 18 *pads* d'entrades digitals corresponents a senyals de control i al senyal de rellotge excitador, 21 *pads* analògics amb una resistència sèrie de 100  $\Omega$  per al control i sortides dels sensors, i 9 *pads* d'alimentació distribuïts de la següent manera: dos per l'alimentació dels *pads* digitals, dos per l'alimentació de la circuiteria digital, dos d'alimentació analògica, i dos *pads* de terra i un de  $V_{dd}$  dedicats exclusivament a polarització. En total són 48 *pads*, de forma que el circuit s'encapsula en un DIL-48S. El xip s'uneix amb una epoxy conductora al pla metàl·lic de l'encapsulat, que està connectat als dos terminals de terra per a polarització. Aquests *pins* tenen per tant un doble *bonding*, un cap al *pad* i l'altre cap la base del xip. Per

gairebé completa. A la segona de les corbes la freqüència de la senoïde és de 50 MHz, i la reducció del soroll és ja poc important. A més, es pot veure com el temps de resposta del AO és de l'ordre del període del senyal. A la tercera de les corbes, el soroll és produït per la commutació de portes digitals, i la guarda activa no produeix pràcticament cap efecte.

Tant en el treball presentat a [105] com en els resultats presentats fins ara per nosaltres s'han pres amplificadors operacionals externs al circuit mixte sobre el que es vol eliminar el soroll. Si en algun cas es solventessin les limitacions que impedeixen l'ús de la tècnica, seria atractiu poder integrar l'amplificador operacional en el mateix xip sorollós. La implementació de guardes actives *on-chip* però comporta una sèrie de dificultats afegides. L'origen d'aquests inconvenients és el fet que la tensió d'alimentació negativa de l'AO és la mateixa que la tensió del substrat, *GND*. Per al seu funcionament en zona lineal, els valors DC de les tensions a les entrades de l'amplificador s'haurien de situar en algun punt entre les tensions d'alimentació. Si el circuit és alimentat a 0 - 5 V, com és habitual en tecnologies mixtes, a les entrades es tindran típicament 2.5 V. Això vol dir que caldrà un condensador per acoblar el soroll del substrat a l'entrada del AO, i anàlogament caldrà un altre condensador a la sortida. El circuit equivalent que es tindrà, per tant, és el mostrat a la figura següent.

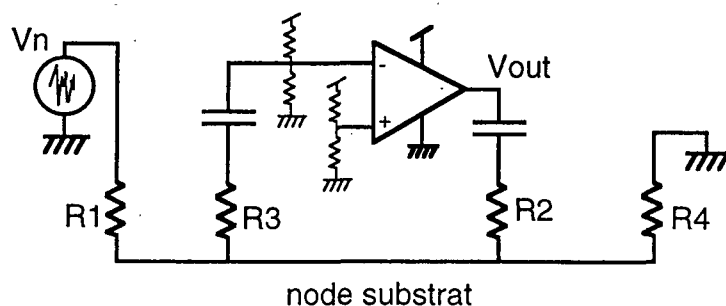


Fig. 6.17. Circuit equivalent per una guarda activa *on-chip*.

La capacitat al llaç de realimentació fa que la tensió a la sortida de l'amplificador sigui ara de

$$V_{out} = -V_n \frac{A}{1 + \frac{R_1 C_s}{1 + R_2 C_s} (A + 1) + \frac{R_1}{R_4}} \quad (6.4)$$

que per guanys del AO suficientment elevats es pot aproximar per

$$V_{out} = -V_n \frac{1 + R_2 C_s}{R_1 C_s} \quad (6.5)$$

és a dir, que la guarda activa es comporta com a amplificador inversor només quan  $R_2 C_s \gg 1$ , altrament el guany és elevat i ràpidament es porta a saturació. Això implica que els condensadors hauran de ser de valors adequats a les freqüències d'interès, tant per complir la condició anterior com per oferir una impedància suficientment baixa.

Prenent el circuit de referència utilitzat fins ara, i emprant un amplificador operacional *standard cell* de la tecnologia corresponent  $-1.2 \mu\text{m}$ , es realitzen simulacions en el domini temporal per comprovar quines condicions calen per aconseguir màxima reducció del soroll a diverses freqüències. A una freqüència de 10 KHz la guarda activa *on-chip* pot reduir el soroll al node substrat fins a deixar-lo en un 7% de l'original, i a 100 KHz el soroll pot quedar en un 12%, però les capacitats necessàries per aconseguir aquests nivells són de 500 nF i 50 nF, respectivament. Aquests valors fan inviable l'ús de guardes actives *on-chip* per eliminar soroll d'aquestes freqüències. Capacitats inferiors en els contactes d'entrada i de sortida del AO fan que el corrent de polarització d'entrada i el guany de llaç portin

l'assignació de terminals es segueix el criteri de minimitzar la inductància associada a les línies d'alimentació, especialment les de polarització del substrat.

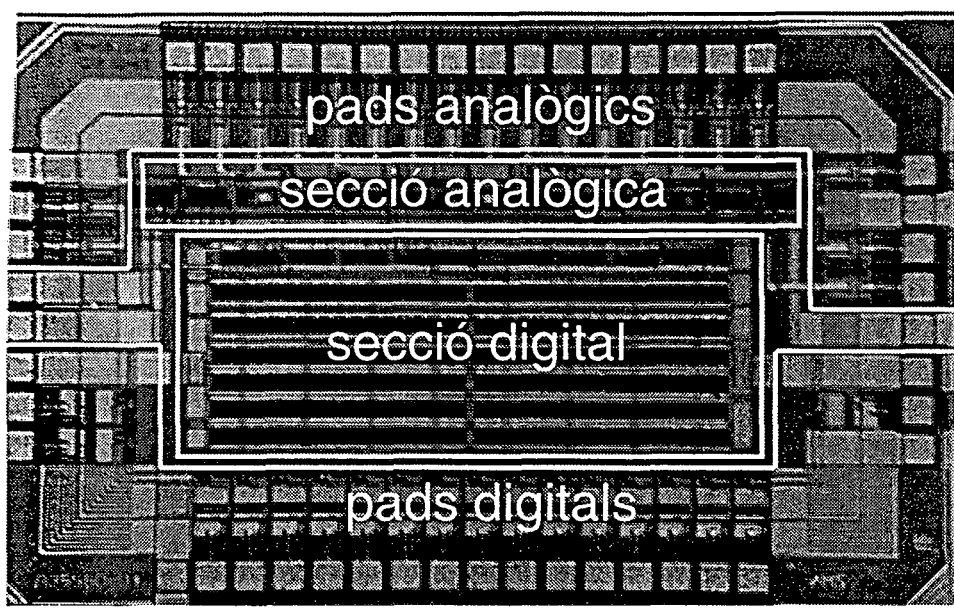


Fig. 7.1. Fotografia del xip realitzat per l'obtenció de mesures.

#### 7.1.1.b. Distribució de l'alimentació i contactes.

Donat que es vol mesurar el soroll en funció de l'estratègia de polarització, les línies que alimenten els transistors no són les mateixes que polaritzen el seu substrat i pous, sinó que per cada secció es pot triar entre les tres opcions disponibles, alimentació analògica, alimentació digital, o línia dedicada. La selecció entre línies d'alimentació es fa amb interruptors de grans dimensions, implementats amb transistors N per seleccionar la polarització del substrat, i transistors P per seleccionar la polarització dels pous. En el primer cas la resistència dels interruptors és de  $20\ \Omega$ , mentre que en el segon és de  $50\ \Omega$ . Donat que per aconseguir aquestes resistències es necessiten transistors amb relacions d'aspecte molt elevades, la seva implementació es fa amb un *layout* en forma de pinta, com es mostra a la figura 7.2. La polarització dels pous-N en els interruptors es fa amb la línia de  $V_{dd}$  analògica.

La secció analògica es rodeja amb un anell de guarda P+ que també es pot connectar a qualsevol de les tres línies de terra, o bé deixar la connexió en alta impedància. Per tal de minimitzar la resistència sèrie i donat que la simetria del *layout* ho permetia, la selecció de la polarització de l'anell es fa amb dos blocs d'interruptors idèntics.

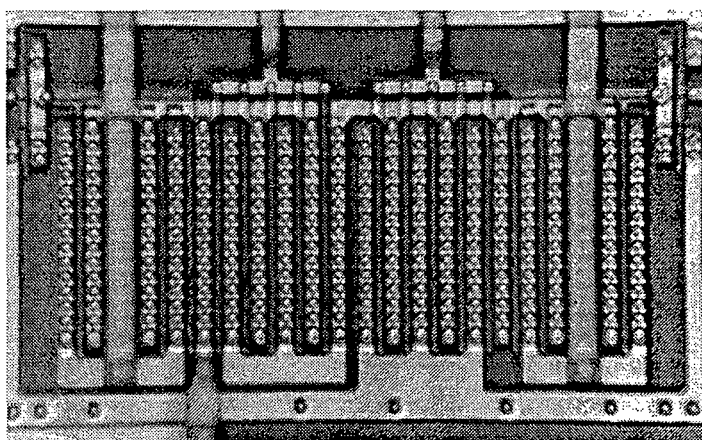


Fig. 7.2. Detall d'un dels interruptors per a la selecció entre diverses línies de terra per a polaritzar el substrat.

### 7.1.2. Descripció de la part digital

La secció digital es compon d'una secció sorollosa d'activitat controlable, i de circuits de sincronisme. La secció sorollosa està estructurada en una sèrie de blocs idèntics habilitables per senyals de control. Cada bloc es compon de 16 *buffers* commutant síncronament, amb els que es té un temps de pujada de 0.5 ns i un temps de baixada de 0.4 ns. A la figura 7.3 es mostra l'esquema d'un dels blocs, amb les dimensions dels transistors, mentre que a la figura 7.4 es mostra el seu *layout*. El senyal de rellotge que arriba a aquests blocs ha passat per un circuit de retard ajustable per a poder sincronitzar la commutació dels *buffers* amb l'instant de mostreig dels comparadors analògics. El sentit de les commutacions a la sortida dels *buffers* coincideix amb el rellotge d'entrada

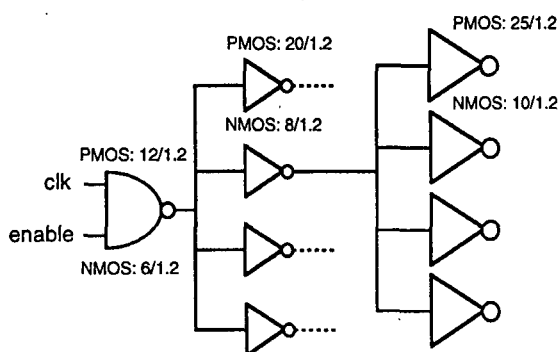


Fig. 7.3. Esquema d'un dels blocs composts per 16 *buffers* generadors de soroll.

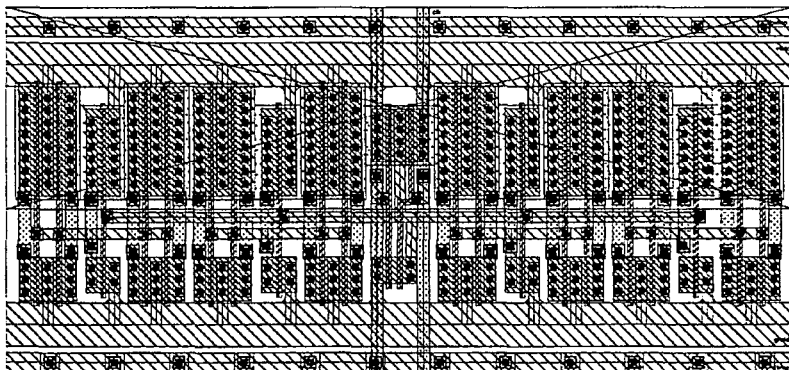


Fig. 7.4. *Layout* de cada bloc sorollós. Observar la separació entre les línies d'alimentació i de polarització.

Hi ha sis senyals d'habilitació que actuen sobre un divers nombre de blocs –1, 1, 2, 4, 8, 16–, de manera que es pot tenir habilitat un nombre de blocs sorollosos qualsevol entre 0 i 32, és a dir entre 0 i 512 *buffers*. A més un setè senyal permet habilitar altres 16 blocs sorollosos que tenen la particularitat de ser comanats per un senyal de rellotge invertit, per tal de poder avaluar efectes de compensació de soroll. El desfasament entre els dos senyals de rellotge també és ajustable.

### 7.1.3. Descripció dels sensors

Les mesures realitzades es prenen a la sortida de tres tipus de circuits sensors de soroll. Un d'ells és un element captador de soroll que anomenarem *element sensor*, mentre que els altres dos són comparadors que tenen a les seves entrades una tensió llindar externa i la sortida d'un element sensor. A continuació es presenten les característiques d'aquests tres circuits.

### 7.1.3.a. Element sensor

Com a element sensor del soroll s'utilitza un simple amplificador inversor format per dos transistors, de dimensions 50/1.2 el PMOS, i 20/1.2 el NMOS. Amb aquestes dimensions es té una tensió llindar de 2.579.V segons simulació, i un guany de -18.5. A la figura 7.5 es mostra la seva funció de transferència. El punt de treball de l'amplificador és controlable a través de la tensió a la porta, accessible des de l'exterior. Existeix també una versió del sensor on la porta de cada transistor és accessible independentment, per tal de poder mesurar soroll en funció del punt de treball de cada dispositiu. Al llarg de la secció analògica hi ha diversos elements sensors com el descrit; en alguns casos la sortida de l'amplificador va connectada a l'exterior a través d'un *pad* analògic per a poder accedir-hi, mentre que en altres casos la sortida del sensor s'utilitza com a entrada d'un comparador. L'objectiu en aquests casos és demostrar que el nivell de soroll rebut a través del substrat és suficient per a produir errors en la comparació, i quantificar la pèrdua de resolució.

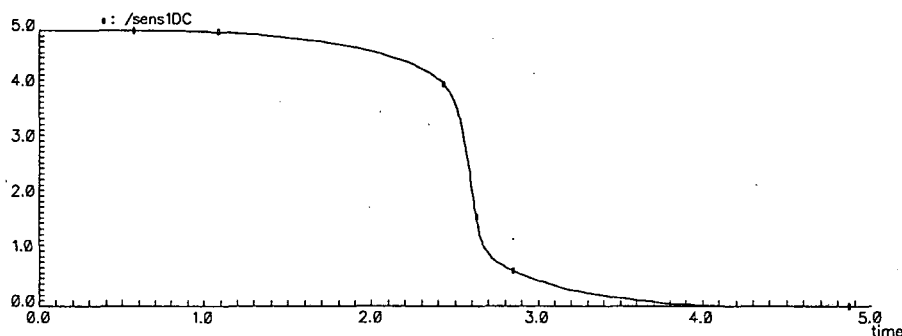


Fig. 7.5. Funció de transferència  $V_{ds}(V_{gs})$  per l'amplificador utilitzat com a sensor.

A la figura 7.6 es mostra una imatge de dos elements sensors, on es pot apreciar que un d'ells té una connexió des del node de sortida, que arribarà fins un dels *pads* analògics, mentre que l'altre està connectat a un *pad* de petites dimensions  $35 \times 35 \mu\text{m}$  al costat seu, pensat per a poder mesurar el soroll amb puntes de prova i avaluar així l'efecte de l'encapsulat i els *pads* analògics en la mesura.

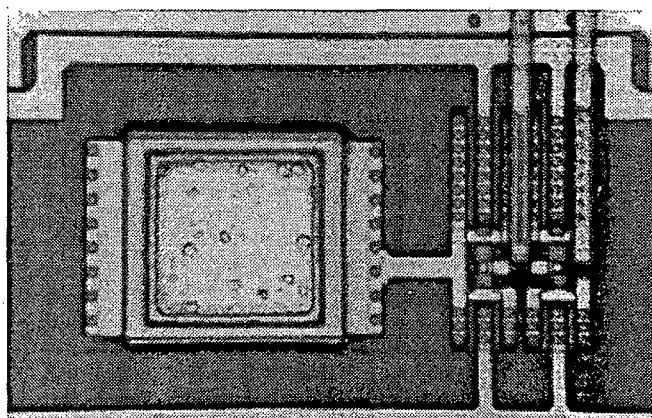


Fig. 7.6. Fotografia de dos dels sensors de soroll, un d'ells connectat a un *pad* intern per a puntes de prova.

### 7.1.3.b. Comparador amb auto-zero.

A més de fer mesures de soroll acoblat a través del substrat, també es vol comprovar la influència d'aquest tipus de soroll sobre alguns circuits analògics de comú aplicació. A la literatura es troben pocs estudis experimentals d'aquest tipus: un de l'efecte del soroll de commutació en moduladors  $\Sigma\Delta$  [106], i un altre sobre la influència del soroll al substrat en



amplificadors operacionals [107], fet en condicions poc realistes ja que com a soroll s'injecta un senyal quadrat entre els terminals de *GND* del circuit.

Una aplicació típica on el soroll per substrat és font habitual de problemes és en convertidors A/D [30], [32], [36], [69]. La fase més sensible al soroll en aquests circuits és la comparació. Alguns tipus de convertidors *-pipeline, flash-* requereixen un nombre elevat de comparadors, que són comunment implementats amb comparadors amb auto-zero per la seva grandària i precisió [44]. Per aquestes raons es tria aquest tipus de comparador per a comprovar els efectes de pèrdua de precisió que provoca el soroll al substrat. Els comparadors amb auto-zero a més han estat utilitzats amb èxit per a reconstruir formes d'ona de soroll, detectant l'amplitud d'un elevat nombre de mostres de soroll preses amb petits increments de temps [108].

L'esquema del circuit implementat es mostra a la figura 7.7. El comparador funciona en dues fases. Inicialment el circuit es connecta a l'entrada no inversora, carregant-se la capacitat de 0.1 pF, alhora que es curtcircuiten els inversors (auto-zero) per tal d'eliminar efectes d'*offset* deguts a diferències entre transistors. En una segona fase, es deshabilita l'entrada no inversora i s'habilita l'entrada inversora, alhora que s'obren els interruptors que curtcircuitaven els inversors. D'aquesta forma es produeix una transferència de càrrega a la capacitat, que fa augmentar o disminuir lleugerament la tensió a l'entrada del primer inversor. Aquesta variació de tensió és amplificada per les successives etapes, fins arribar a la seva saturació a 0 o 5 V. Les portes de transmissió per a fer l'auto-zero dels últims inversors no són estrictament necessàries, però s'implementen per a millorar la velocitat de resposta. L'entrada no inversora de comparador es connecta a la sortida d'un dels sensors presentats a l'apartat anterior, mentre que a l'entrada inversora es fixa un llindar de comparació a través d'una connexió accessible des de l'exterior.

Els resultats de simulació previs a les mesures indiquen una resolució millor que 10 mV. A la figura 7.8 es mostra la resposta del circuit en fer una comparació on  $V_{\text{sensor}} > V_{\text{llindar}}$ .

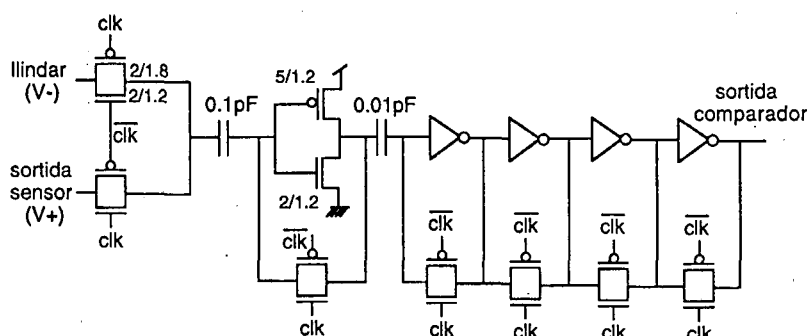


Fig. 7.7. Esquema del comparador amb auto-zero per a mesurar la influència del soroll en convertidors A/D.

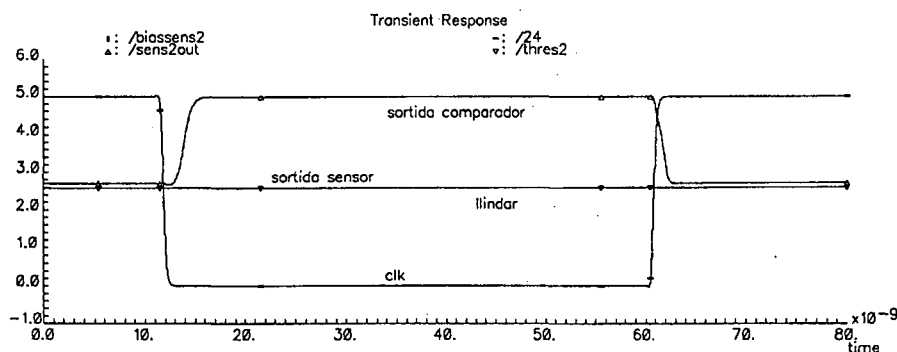


Fig. 7.8. Resposta del comparador amb auto-zero a  $V_{\text{sensor}} > V_{\text{llindar}}$ .

En el xip s'han implementat diversos sensors d'aquest tipus, per a poder veure l'efecte del soroll produït tant pels flancs de pujada com pels flancs de baixada de la commutació dels *buffers* sorollosos. A la figura 7.9 es mostra una imatge del circuit, on destaquen les capacitats implementades amb doble polisilici.

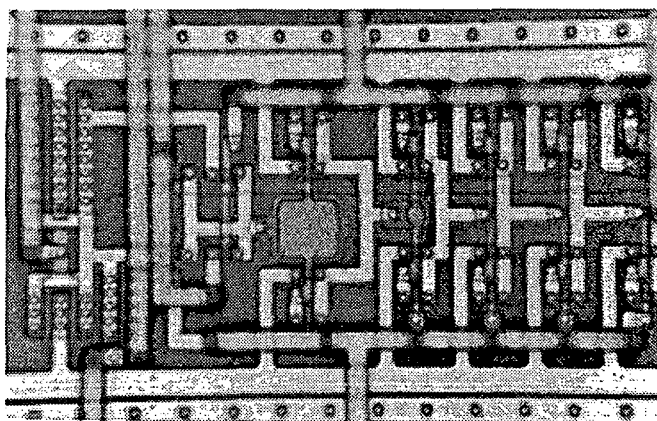


Fig. 7.9. Fotografia del comparador amb auto-zero.

### 7.1.3.c. Amplificador diferencial.

Un altre circuit que pot resultar sensible al soroll al substrat són les memòries, en especial les RAM dinàmiques. Habitualment aquests circuits s'implementen amb tecnologies més avançades que la resta, de forma que no es troben integrats junt amb circuiteria digital de grans dimensions. Tanmateix recentment comencen a desenvolupar-se circuits integrats per aplicacions multimèdia que sí porten integrades memòries DRAM. A [33] es reporten mesures experimentals que mostren la degradació del temps de refresc de les memòries dinàmiques degut al soroll al substrat. També a [54] es mostra amb l'ajut d'un simulador de dispositius que l'acoblament pot provocar errors en la fase de lectura d'una memòria RAM.

Per a comprovar la pèrdua de resolució que es té en la fase de lectura d'una memòria DRAM degut al soroll de commutació, i la possibilitat d'inducció d'errors, s'implementa un comparador basat en un amplificador diferencial (*sense amplifier*), amb característiques que imiten les que es tindrien en una cel·la de memòria dinàmica real. A la figura 7.10 es mostra l'esquema del circuit implementat. La principal diferència respecte a una DRAM és que s'han substituït els condensadors de les cel·les de memòria per les tensions a comparar: un llindar accessible externament i la sortida d'un element sensor. D'aquesta manera l'amplificador sensor no detecta una petita variació de tensió deguda a una transferència de càrrega, com passa en la lectura d'una DRAM, sinó que detecta la diferència de tensions entre les entrades del comparador. Això obliga també a incloure transistors de pas entre les "línies de bit" i l'amplificador, per a permetre l'evolució de la sortida cap 0 o 5 V. Aquests transistors de pas

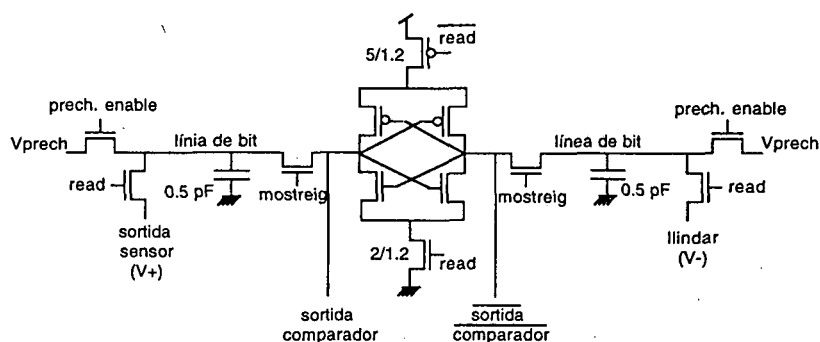


Fig. 7.10. Esquema del comparador basat en un amplificador diferencial (*sense amplifier*) per a comprovar la influència del soroll en la lectura de memòries DRAM.

tenen l'efecte d'un interruptor de mostreig. La resta d'elements, transistors de precàrrega i habilitació de l'amplificador, són típics en les RAM dinàmiques. A la figura 7.11 es pot veure el *layout* del comparador implementat, on no es mostra la circuiteria de generació del senyals de control. Destaquen els condensadors de 0.5 pF, que simulen les capacitats paràsites de les "línies de bit" en memòries reals.

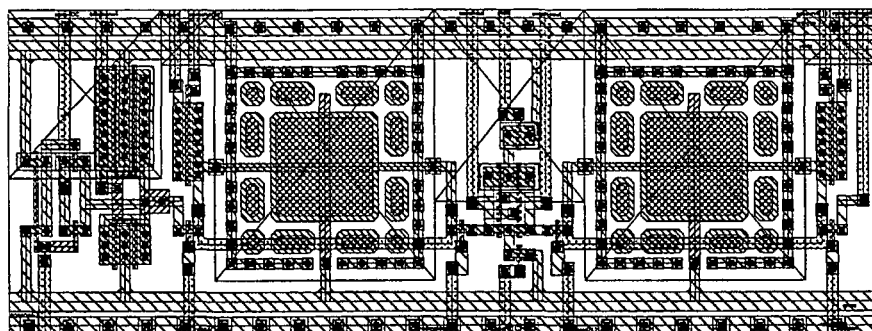


Fig. 7.11. *Layout* del comparador basat en un amplificador diferencial

La resolució que s'obté amb aquest comparador és inferior a la del comparador amb auto-zero, de només 50 mV. Aquesta resolució és suficient si el circuit realment hagués de ser utilitzat en una DRAM: suposant tensió de precàrrega de 2.5 V i capacitat de cada cel·la de 40 fF, la diferència de tensions a detectar seria de 200 mV. A la figura 7.12 es mostra l'evolució dels principals senyals implicats en una comparació en la que  $V_{\text{sensor}}$  és 50 mV superior a  $V_{\text{lindar}}$ . Per últim, a la figura 7.13 es mostra un detall del comparador centrat en una de les capacitats, en les que s'han utilitzat tècniques de *layout* per a aconseguir un bon aparellament dels seu valors.

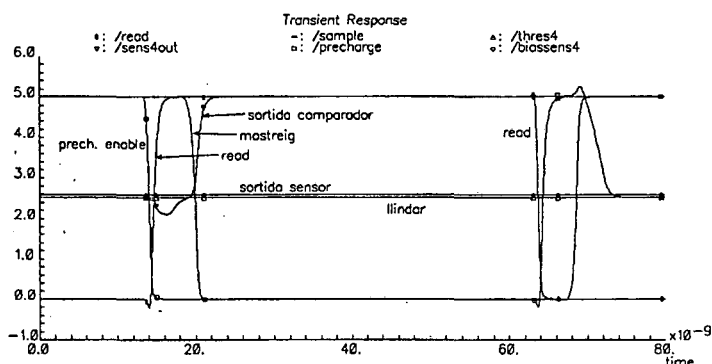


Fig. 7.12. Resposta del comparador basat en un amplificador diferencial a  $V_{\text{sensor}} > V_{\text{lindar}}$ .

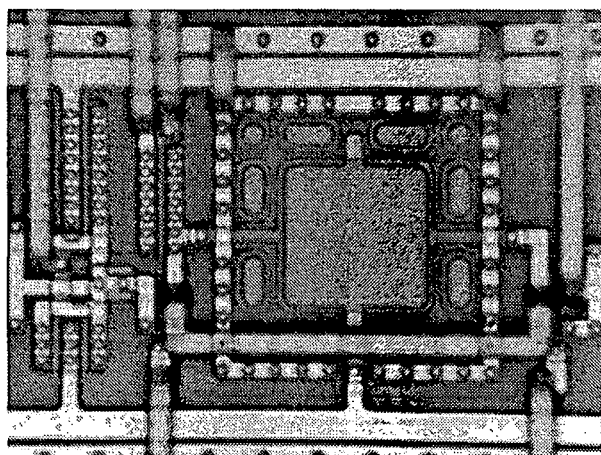


Fig. 7.13. Fotografia d'un detall del comparador basat en un amplificador diferencial.

## 7.2 Resultats de les mesures sobre l'element sensor

### 7.2.1. Entorn d'experimentació

En aquesta secció es presenten els resultats obtinguts mesurant el soroll al terminal de sortida dels elements sensors presentats a l'apartat 7.1.2.a. Els principals instruments utilitzats són un generador d'estímul HFS 9003 de Tektronix, que permet generar polsos amb un temps de transició de fins a 0.8 ns i a una freqüència màxima de 650 MHz, i un analitzador digital de senyal DSA 602A, també de Tektronix, que pren  $2 \cdot 10^9$  mostres/segon.

Per a la realització de les mesures s'ha dissenyat una placa de circuit imprès, mostrada a la figura 7.14, que a part dels elements per generar els senyals de control, inclou connectors de baixa inductància per a la connexió de sondes d'adquisició de senyal, i condensadors de desacoblament de 100 nF, tant a l'entrada de l'alimentació a la placa com a les connexions d'alimentació del xip. Per a la mesura del soroll s'utilitza una sonda P6205 de Tektronix, amb impedància d'entrada 1 M $\Omega$ , 2 pF, temps de transició de 0.5 ns i ample de banda de nominal de 750 MHz, tot i que la connexió al mòdul d'adquisició fa que l'ample de banda efectiu es vegi reduït a 600 MHz.

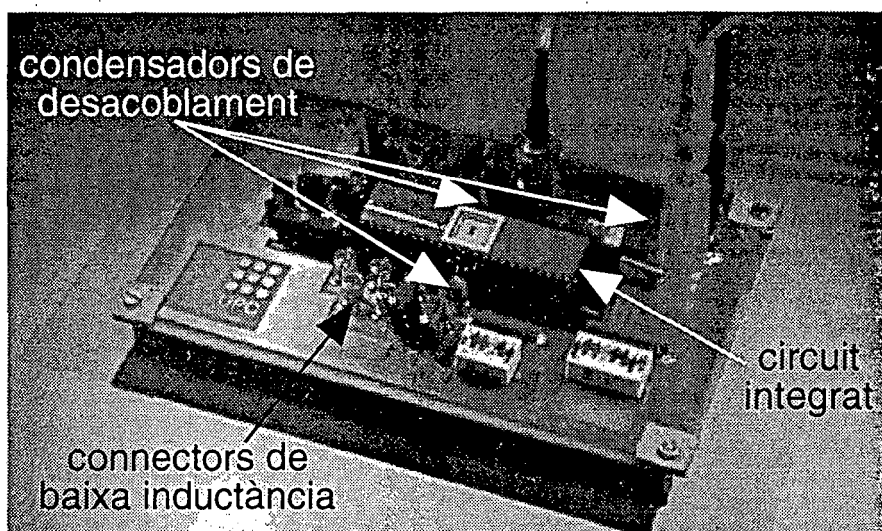


Fig. 7.14. Fotografia de la placa de circuit imprès sobre la què es monta el circuit dissenyat per a la realització de mesures.

Com a senyal excitador de la part sorollosa s'utilitza un tren de polsos a freqüència 1 MHz, temps de transició 1 ns i amplitud 5 V. Per la freqüència es tria un valor relativament baix per a poder observar el soroll produït per cada transició sense solapaments de l'efecte de transicions anteriors. S'han realitzat mesures del nivell de soroll en funció de la freqüència, i per sobre 10 MHz no s'obté una tendència monòtona, sinó que el soroll pic a pic depèn d'addicions o cancel·lacions de les oscil·lacions producte de diverses commutacions.

En les formes d'ona mesurades s'aprecien uns pics de soroll immediatament després de cada transició, que són independents de qualsevol senyal de control del circuit –apareixen fins i tot amb la secció sorollosa deshabilitada–. Aquest soroll s'atribueix al *pad* d'entrada a través del qual entra el senyal excitador. Donat que interessa fer mesures del soroll generat exclusivament per la secció digital dissenyada, totes les mesures presentades en aquesta secció són en realitat la sustracció de formes d'ona obtingudes habilitant i deshabilitant la secció digital, de manera que s'elimina l'esmentat soroll en mode comú degut al *pad*. A més,

i per eliminar soroll blanc, cada mesura es realitza fent un promitjat d'un alt nombre d'adquisicions que dependrà del nivell de senyal que s'estigui mesurant. En les mesures es pren com a referència la terra a la placa de circuit imprès, de manera que s'elimina el soroll en mode comú adquirit a través del cablejat entre la font d'alimentació i el circuit.

### 7.2.2. Formes d'ona del soroll en funció del sentit de la commutació

A la figura 7.15 es mostren les formes d'ona de soroll originat per una commutació de 0 a 5 volts dels *buffers* de 16 blocs sorollosos, pels dos tipus de substrats. La polarització és del tipus D/A, i a més es recorda la presència d'un contacte posterior connectat als terminals de *GND*. L'element sensor es polaritza en el punt de màxim guany,  $V_{inDC}=V_{outDC}$ . Es pot comprovar com en els dos casos la forma d'ona és aproximadament la mateixa, un doble pic positiu-negatiu d'amplitud considerable i durada uns 5 ns, seguit d'unes oscil·lacions irregulars i de menor amplitud. El nivell pic a pic mesurat és de 115 mV pel substrat P-, i de 320 mV pel substrat P+, és a dir gairebé tres vegades més en el segon cas. El fet que els substrats P+ facilitin més l'acoblament que les oblies P- ja va ser predit als capítols 2 i 5, donat que el soroll no es veu atenuat de la mateixa manera en la seva propagació. El retard d'aproximadament 10 ns que s'aprecia entre la commutació externa i el soroll és degut a la cadena de retard implementada a l'interior del xip a efectes de sincronisme, i s'ajusta al que s'esperava per simulació.

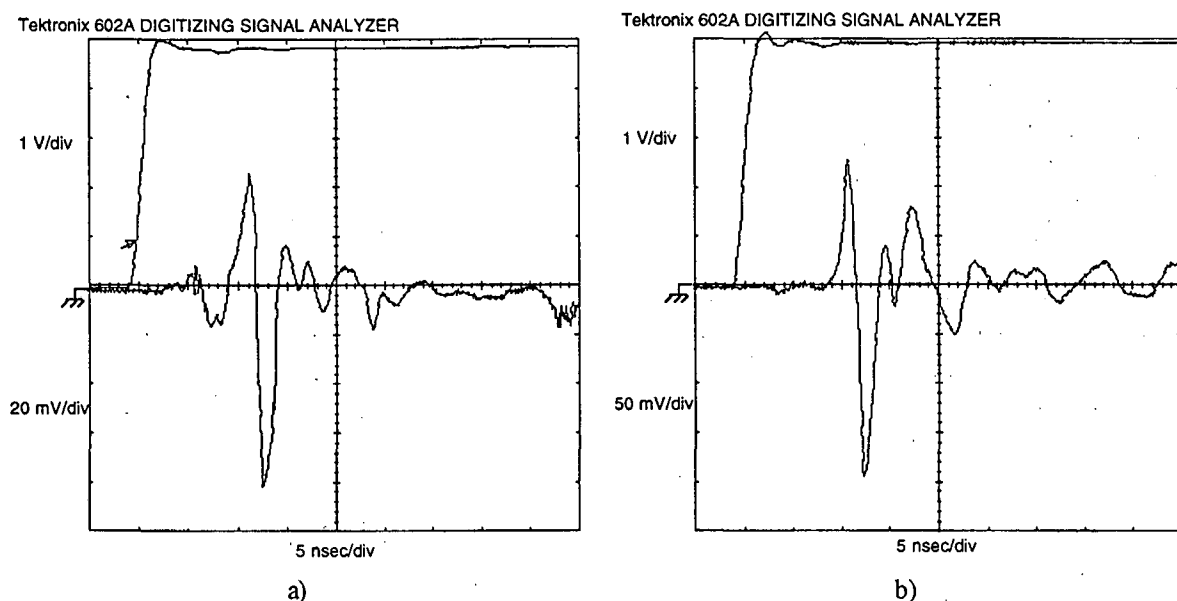


Fig. 7.15. Formes d'ona de soroll obtingudes a la sortida del sensor polaritzat al punt de màxim guany, per una transició de pujada dels *buffers* sorollosos. a) Substrat P-. b) Substrat P+.

A la figura 7.16 es mostren les formes d'ona en els dos substrats produïdes per una transició de 5 a 0 volts en els *buffers*. Els nivells de soroll són una mica inferiors a la transició en l'altre sentit, però el més important és remarcar la forta similitud de les formes d'ona amb les que apareixen a la figura 7.15 per la transició de sentit contrari. Aquest fet indica que la major part del soroll és introduït al substrat a través de la línia d'alimentació digital, i no a través de les junctons dels transistors en commutació. En aquest segon mecanisme, i tal com es va veure al capítol 2, les junctons es comporten com capacitats i fan que les formes d'ona a les dues transicions siguin complementàries. En canvi, el soroll a les línies d'alimentació digital té la mateixa forma a les dues transicions –tot i que simètrica a les

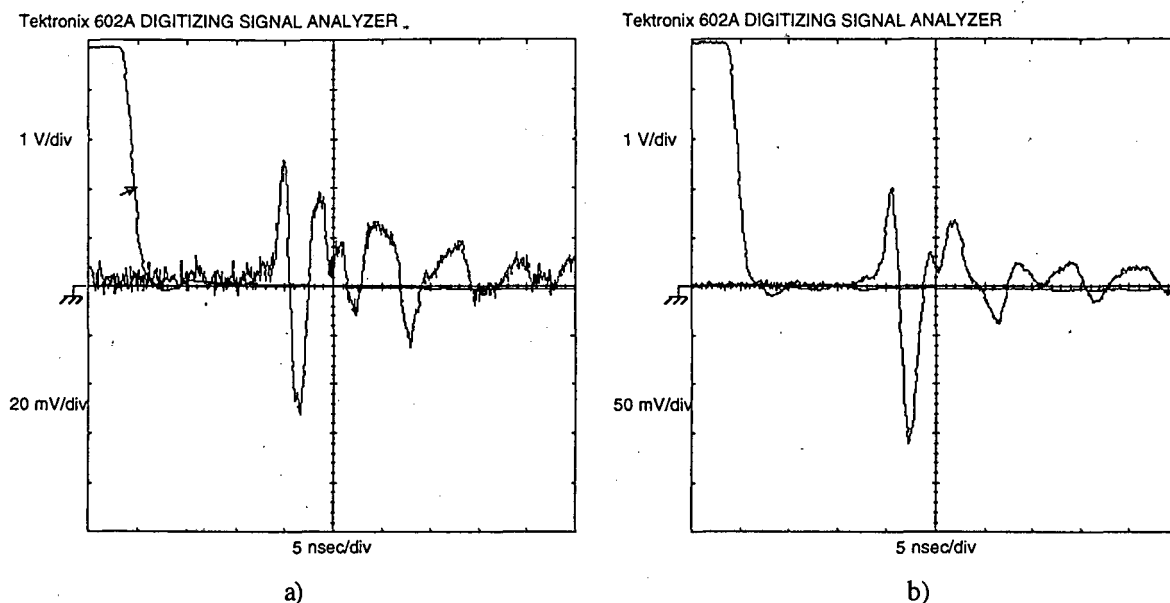


Fig. 7.16. Formes d'ona de soroll obtingudes a la sortida del sensor polaritzat al punt de màxim guany, per una transició de pujada dels *buffers* sorollosos. a) Substrat P-. b) Substrat P+. El soroll -fictici- superposat a la forma d'ona de l'esquerra és degut a un malfuncionament del DSA a l'última fase de les mesures.

línies de  $GND$  i  $V_{dd}$ . A la figura 7.17 es mostra un esquema de la circulació dels corrents de càrrega i descàrrega de capacitats en les dues transicions lògiques. En una transició de 0 a 1 lògic a la sortida d'una porta digital, es carrega la capacitat de càrrega a  $GND$  amb un corrent proporcionat per la font a través de la xarxa PMOS, mentre que la capacitat de càrrega a  $V_{DD}$  es descarrega a través d'aquesta mateixa xarxa. En una transició de 1 a 0 lògic, la càrrega i la descàrrega es fan a través de la xarxa NMOS, però com es pot comprovar el corrent a través de les inductàncies de l'encapsulat té el mateix sentit, de forma que les formes d'ona de tensió són les mateixes. A més d'aquest corrent de càrrega de capacitats, en tota transició d'una porta CMOS en produeix un corrent de curtcircuit entre  $V_{dd}$  i  $GND$ . Aquest corrent acostuma a ser molt inferior al de càrrega de capacitats [28], però donat que els *buffers* sorollosos del nostre xip no estan carregats amb cap porta, el corrent de curtcircuit probablement sigui dominant -el corrent de càrrega i descàrrega no és nul, segueixen existint les capacitats de les juncions-. En tot cas aquest corrent de curtcircuit també té el mateix sentit a les dues transicions, i també seran iguals les formes d'ona a les línies d'alimentació.

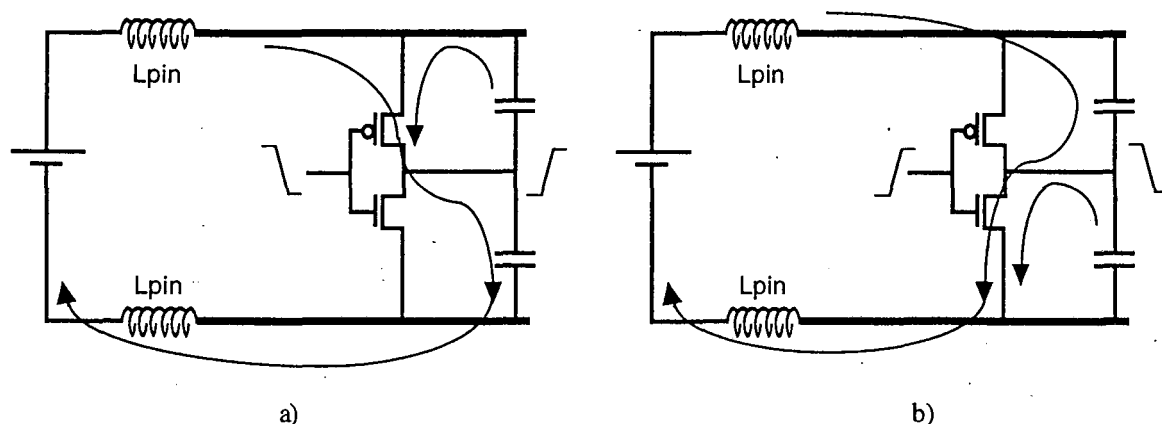


Fig. 7.17. Sentit dels corrents de càrrega i descàrrega de les capacitats d'una porta lògica. a) En una transició de 0 a 1 lògic a la sortida. b) En una transició de 1 a 0 lògic a la sortida.

El fet que les formes d'ona de soroll que es tenen en els dos sentits de la commutació siguin idèntiques impossibilita la tècnica de compensació de soroll proposada al capítol 6. Ja en les anàlisis per simulació d'aquell capítol s'havia predit que si el soroll al substrat era acoblat per les línies d'alimentació, la compensació de soroll seria inviable, i que només es podria aconseguir eliminant abans el soroll en aquestes línies. En el nostre circuit s'havien impementat un nombre de *buffers* commutant en contrafase i amb un retard ajustable per a comprovar la possibilitat de compensar soroll. A la figura 7.18 es mostra el soroll produït pels dos blocs, fase i contrafase, i es pot comprovar que és pràcticament idèntic. Com és d'esperar la commutació simultània dels dos blocs porta a un increment del soroll. S'han fet intents d'ajustar el retard entre commutacions de manera que es pogués compensar almenys un dels pics, però si bé localment es produïa una anul·lació entre pics, en les oscil·lacions posteriors es seguia produint una addició, de forma que el soroll pic a pic resultant era igual o encara major.

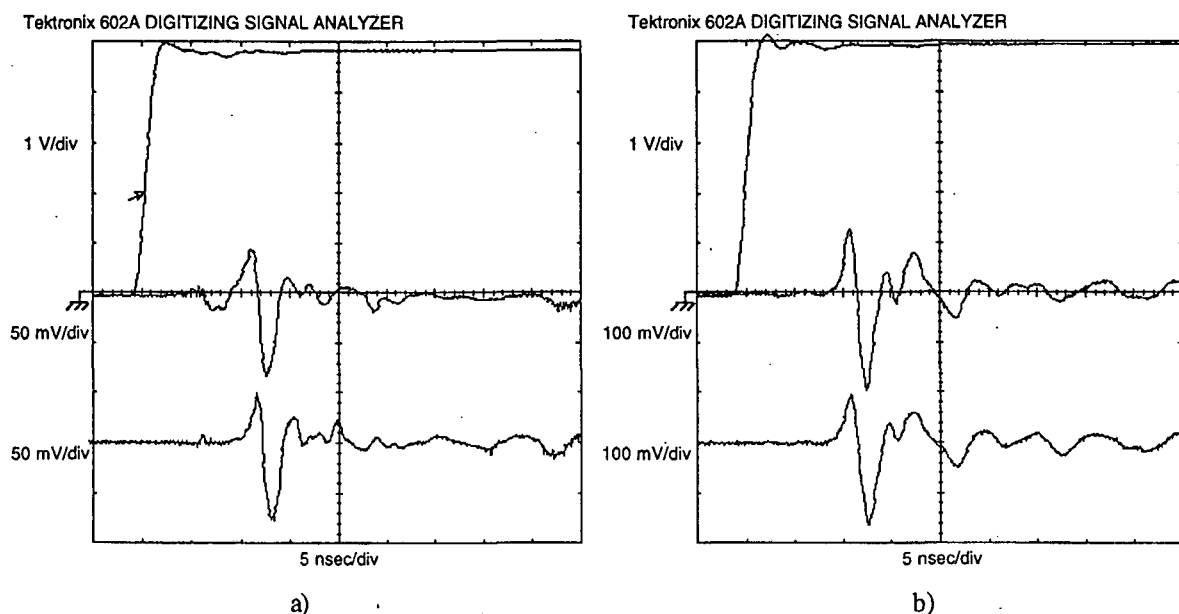


Fig. 7.18. Formes d'ona de soroll obtingudes per blocs commutant en contrafase. Les formes d'ona són idèntiques, per la qual cosa no es pot aconseguir l'anul·lació del soroll per compensació. a) Substrat P-. b) Substrat P+.

### 7.2.3. Soroll en funció del punt de treball del sensor

Les mesures presentades en aquest capítol han estat realitzades situant l'element sensor en el punt de màxim guany,  $V_{inDC} = V_{outDC} = 2.555$  V. En aquest apartat però es presenten les mesures realitzades per a saber com depèn el soroll del punt de treball del sensor, o de la regió de funcionament dels transistors. A la figura 7.19 es mostra la corba característica mesurada, que es pot comprovar que coincideix amb l'esperada segons simulacions —representada a la figura 7.5—. El soroll mesurat polaritzant el sensor en diversos punts d'aquesta corba característica es mostra a la figura 7.20, pels dos tipus d'oblia. Es pot comprovar com el soroll és clarament menor quan un dels dos transistors està en tall. Quan els dos transistors estan en conducció, es soroll disminueix lleugerament en disminuir la tensió de sortida. Pel substrat molt dopat es comprova a més com el soroll augmenta en situar el sensor a la seva zona de màxim guany. Això ja es va comprovar a les simulacions i mesures del capítol 2. En tot cas, l'increment és petit, i en substrats P- ni tant sols s'aprecia. El soroll que reb el sensor és la suma de contribucions del soroll acoblat directament als

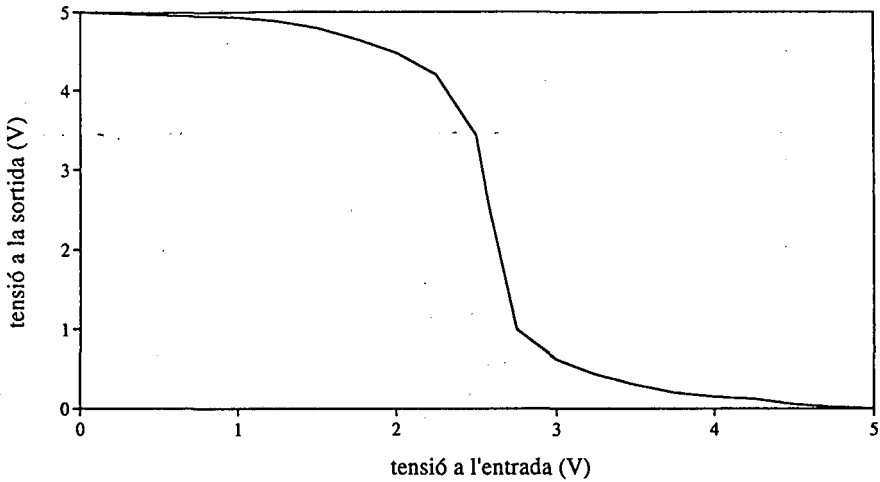


Fig. 7.19. Funció de transferència  $V_{ds}(V_{gs})$  mesurada per l'amplificador utilitzat com a sensor.

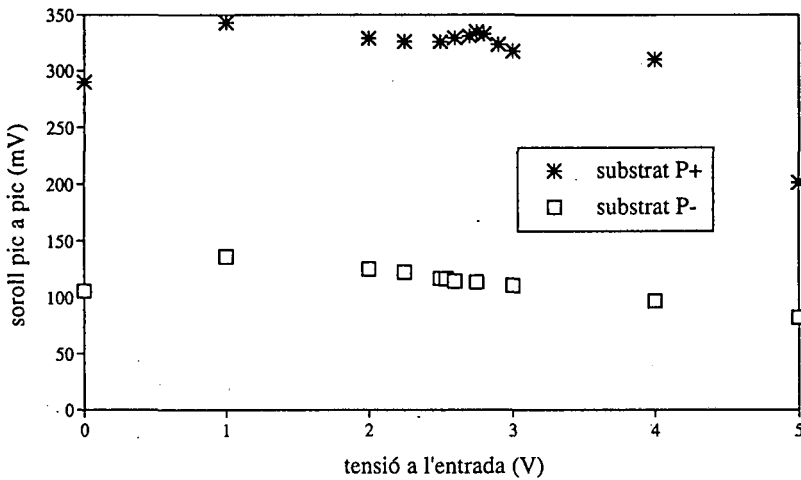


Fig. 7.20. Soroll mesurat en funció del punt de treball de l'amplificador utilitzat com a sensor.

transistors a través del substrat, més les contribucions del soroll a les línies d'alimentació, que dependran del punt de treball. En el punt  $V_{outDC} \approx 2.5$  V, el soroll mesurat en un instant de temps serà

$$V_{out} = V_{GND} + V_{subs} + \frac{V_{Vdd} - V_{GND}}{2} = V_{subs} + \frac{V_{Vdd} + V_{GND}}{2} \quad (7.1)$$

és a dir, la mitja del soroll a les línies d'alimentació més el soroll rebut a través del substrat. El guany del sensor només influeix en el soroll rebut a través del substrat per *body-effect*. El fet que la dependència del soroll amb el guany sigui lleugera indica que la major part del soroll es reb a través de les línies d'alimentació. En oblies P- el soroll que arriba al sensor a través del substrat és molt petit per la seva atenuació, de forma que la dependència amb el guany és negligible. Quan el transistor NMOS es troba en tall, el soroll sensat serà el soroll present a la línia de  $V_{dd}$  analògica més el soroll adquirit a través de les juncions. Per contra si el PMOS està en tall, a la sortida es mesura la suma de soroll a la línia de  $GND$  analògica més l'adquirit a través de les juncions. A la figura 7.21 es mostren les formes d'ona obtingudes en aquestes dues condicions, per oblies P+ –en oblies P- s'obtenen formes d'ona molt similars–. S'ha aprofitat la capacitat de processament del DSA per fer el promitjat de les dues formes d'ona, i el resultat obtingut és una forma del soroll perfectament identificable amb les mostrades a la figura 7.15 per una  $V_{outDC} \approx 2.5$  V. Per tant es pot afirmar que el soroll mesurat a la sortida del sensor és degut majoritàriament al soroll a les línies d'alimentació analògiques, especialment en substrats molt dopats.



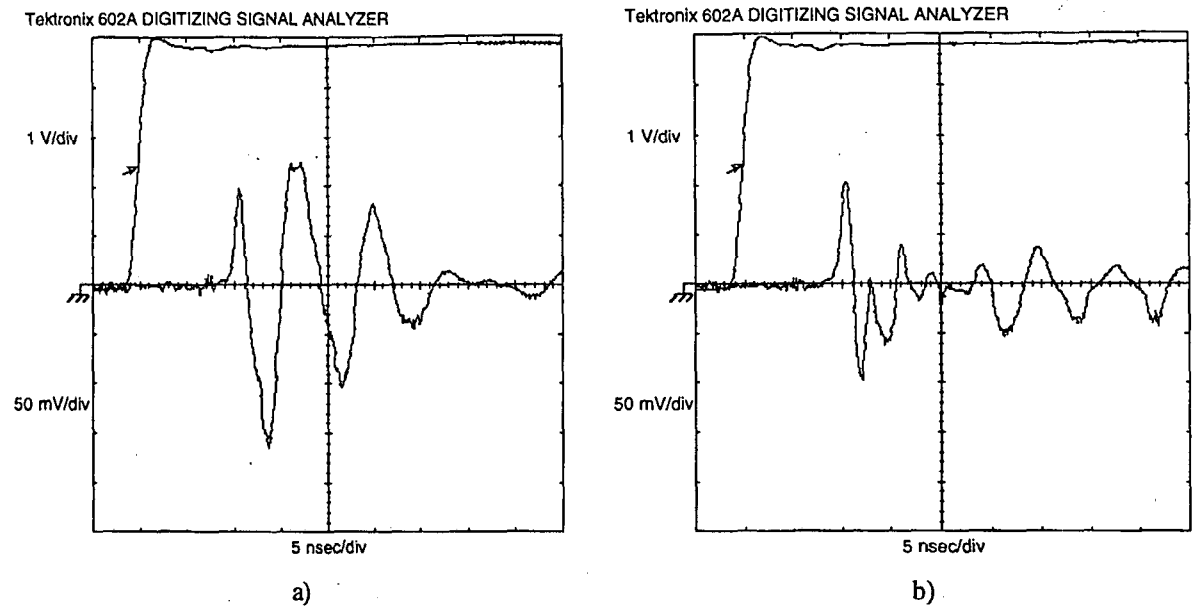


Fig. 7.21. Formes d'ona de soroll polaritzant el sensor amb una tensió de 0 V (NMOS en tall, soroll a  $V_{dd}$  analògica) (a), i polaritzant-lo amb una tensió de 5 V (PMOS en tall, soroll a  $GND$  analògica) (b).

Alguns dels elements sensors implementats presenten una connexió independent a la porta de cada transistor, de forma que es pot controlar la regió d'operació de cada dispositiu per separat. A la taula 7.II es mostra el soroll obtingut situant cada un dels dispositius en tall, i augmentant la tensió a la porta de l'altre transistor de manera que es tinguin diversos graus de formació de canal. Es pot comprovar que com era d'esperar a mesura que disminueix la resistència entre drenador i sortidor augmenta el soroll que s'acobla des de cada alimentació. El soroll detectat quan els dos dispositius es troben en alta impedància s'adquireix principalment a través de les juncions dels dispositius.

$V_{gate}$ NMOS	$V_{gate}$ PMOS	$V_{out}$ DC	soroll (P-)	soroll (P+)
0	0	5 V	103 mV	281 mV
0	4.2	4.2 V	52 mV	182 mV
0	5	47 mV	39 mV	128 mV
0	5	47 mV	39 mV	128 mV
2.5	5	110 mV	96 mV	131 mV
5	5	135 mV	133 mV	159 mV

Taula 7.II. Soroll rebut variant la resistència de canal de cada transistor.

7.2.4. Simulació de l'extracció del circuit

Per tal d'obtenir una millor comprensió de la forma en què arriba el soroll al substrat i els paràmetres que resulten més rellevants, es vol realitzar una simulació del circuit incloent el model del substrat P+, i comparar els nivells de soroll i formes d'ona amb les obtingudes experimentalment. Es realitza una extracció del circuit, incloent capacitats paràsites i díodes de protecció dels *pads*. El substrat P+ es modela com un sol node, i entre cada dispositiu i aquest node s'inclou una resistència extreta en funció de les dimensions del dispositiu i característiques tecnològiques. Per facilitar la inclusió d'aquest model del substrat, es realitza una extracció jeràrquica del circuit. A més, es calculen les resistències equivalents entre cada línia d'alimentació o de polarització i el substrat, en funció del nombre i dimensions dels

contactes. Els *pads* inclouen contactes de polarització que estan connectats a les respectives línies d'alimentació. La resistència equivalent dels contactes dels *pads* digitals és de l'ordre de la resistència equivalent dels contactes de la secció digital, mentre que pel cas analògic la resistència dels contactes dels *pads* és inferior a la dels contactes de la circuiteria. Això vol dir que en substrats P+, l'estratègia de polarització de la circuiteria serà emmascarada per l'efecte dels *pads*, cosa que ja s'esperava arrel dels resultats del capítol 5.

Cada terminal de l'encapsulat es modela amb el circuit de la figura 5.2, amb valors d'inductàncies per un DIL que es poden trobar a [18]. Després de fer un ajust pel valor de les resistències del model del substrat –inicialment s'havien pres massa elevades, cosa que pot ser deguda tant a la imprecisió de les dades tecnològiques suministrades pel fabricant, com al fet d'obtenir els valors a partir d'un simulador bidimensional–, els resultats de les simulacions presenten una alta correlació amb les mesures experimentals. A la figura 7.22 es mostren les formes d'ona al sensor polaritzat al punt de màxim guany, quan és pertorbat per l'activitat de 16 blocs sorollosos, és a dir les mateixes condicions en que s'havia fet l'experimentació presentada al punt 7.2.2. Es pot comprovar la correlació amb les formes d'ona mostrades a les figures 7.15.b i 7.16.b.

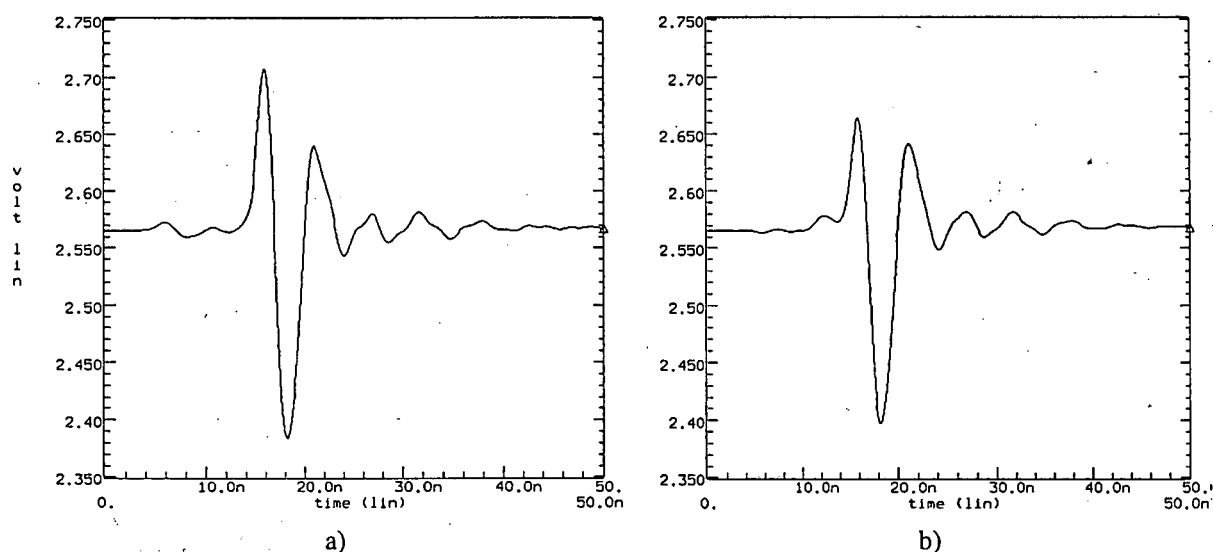


Fig. 7.22. Formes d'ona de soroll a la sortida del sensor polaritzat al punt de màxim guany, obtingudes per simulació del circuit extret, considerant model de substrat P+. a) Transició de 0 a 5 V als *buffers* sorollosos; comparar amb la forma d'ona obtinguda experimentalment i mostrada a la figura 7.15.b. b) Transició de 5 a 0 V als *buffers* sorollosos; comparar amb la forma d'ona obtinguda experimentalment i mostrada a la figura 7.16.b.

A la figura 7.23 es mostren les formes d'ona obtingudes polaritzant el sensor amb una tensió de porta de 0 i 5 V. De nou s'observa una correlació elevada amb les corresponents formes d'ona obtingudes experimentalment i mostrades a la figura 7.21. La coincidència no sols és en les formes d'ona, sinó també en els nivells de soroll, com es pot comprovar a la taula 7.III. A més s'ha pogut comprovar que situant en tall cada un dels dos transistors de l'element sensor, el soroll a la sortida coincideix amb el soroll a cada una de les línies d'alimentació, confirmant-se que aquest és el mecanisme principal pel qual es reb el soroll. En quant al mecanisme pel qual arriba el soroll a la línia d'alimentació analògica, s'han realitzat un nombre de simulacions variant els valors dels elements paràsits considerats més significatius per a comprovar la seva influència en el soroll als diversos nodes. S'ha pogut comprovar que l'origen de la pertorbació és el soroll de commutació a les línies d'alimentació digital, que és acoblat resistivament al substrat a través dels contactes de

resultar efectiva en aquest tipus de substrat és treballar amb circuiteria diferencial, però tot i això s'haurà d'aconseguir un rebuig del soroll a les alimentacions molt elevat.

### 7.2.5. Soroll en funció de l'activitat de la part digital

A la figura 7.24 es mostra la quantitat de soroll mesurada en funció del nombre de blocs sorollosos habilitats. El comportament és idèntic en els dos tipus d'oblies, un creixement sostingut amb el nombre de portes commutant. La relació no és lineal, sinó que hi ha una lògica tendència a la saturació que es donaria per un nombre de portes commutant alhora extraordinàriament elevat. Recordar que 32 blocs sorollosos habilitats equival a 512 *buffers* en commutació síncrona.

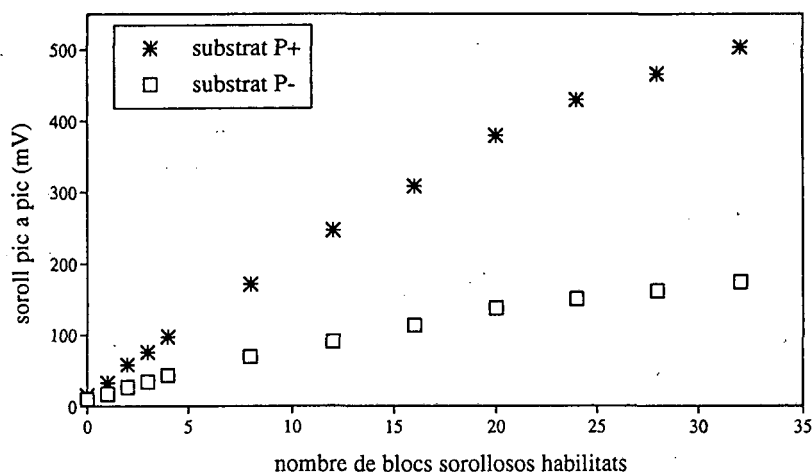


Fig. 7.24. Soroll mesurat en funció del nombre de blocs sorollosos en commutació.

### 7.2.6. Soroll en funció de l'estratègia de polarització

En aquesta secció es presenten els resultats de les mesures realitzades amb diverses estratègies de polarització. Recordem que els contactes de polarització de pous-N i substrat de cada domini –digital, analògic, anell de guarda– es poden connectar a les diverses alimentacions de què es disposa a través d'interruptors de baixa resistència. En la presentació de resultats es seguirà la terminologia definida al capítol 5, secció 5.1.3.

Es comença presentant els resultats obtinguts per la mesura sobre els circuits implementats en oblies P+. En el capítol 5 s'havia arribat a la conclusió de que en aquest tipus d'oblies la pertorbació és acoblada amb facilitat a les línies d'alimentació a través dels *pads*, de forma que l'estratègia de polarització de la circuiteria interna del xip és indiferent, i els nivells de soroll que s'obtenien eren uniformes. Aquells resultats s'han vist corroborats en les simulacions de l'extracció del circuit, de forma que no s'espera una influència significativa de l'estratègia de polarització. A la figura 7.25 es mostren els resultats de les mesures en aquest tipus d'oblia, que confirmen totalment el que s'esperava: nivells de soroll molt semblants entre sí, amb diferències no significatives entre els diferents tipus de polarització. Les formes d'ona obtingudes també són pràcticament iguals en tots els casos. La polarització de l'anell de guarda tampoc ha aportat variacions significatives, fins i tot connectant-lo a la línia de terra exclusiva.

Els circuits implementats estan polaritzats a través d'un contacte posterior connectat amb una doble connexió als dos *pins* de *GND* dedicats exclusivament per a polarització.

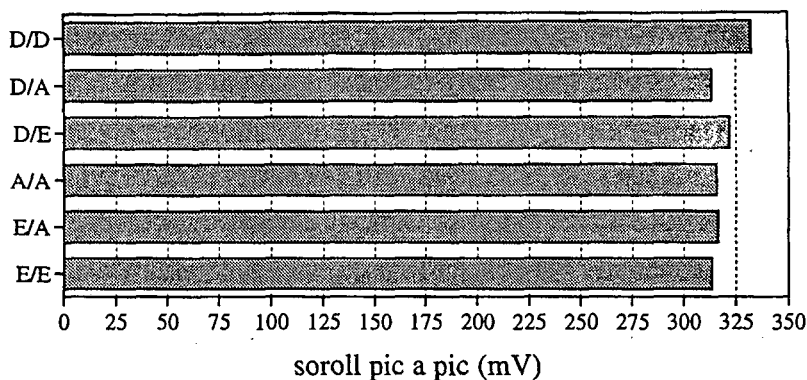


Fig. 7.25. Soroll mesurat en funció de l'estratègia de polarització. Substrat P+.

S'aprofita aquesta circumstància per, en una de les mostres, eliminar progressivament els dos *bondings* i veure l'efecte de tenir el contacte posterior polaritzat. El resultat és que en eliminar una de les connexions, el soroll mesurat passa de 320 mV a 325 mV, i en eliminar la segona connexió augmenta fins als 350 mV. És a dir, que la presència del *backplane* polaritzat ajuda només de forma molt lleugera a la reducció del soroll, tal com s'esperava de les simulacions presentades a la figura 5.22.

En substrats P- s'espera una significativa influència de la polarització en el nivell de soroll, ja que encara que la línia d'alimentació digital presenti un nivell de soroll de commutació semblant al que es té en oblies P+, el soroll és atenuat en la seva propagació pel substrat. D'aquesta forma el soroll que es recull a través dels contactes dels *pads* analògics és molt petit, i passen a tenir un paper preponderant els contactes prop dels dispositius involucrats. Tanmateix, i com es pot observar a la figura 7.26, els nivells de soroll obtinguts presenten una elevada uniformitat, i en tot cas la dependència amb la polarització no presenta la lògica que s'esperaria a partir dels resultats del capítol 5. Resulta poc comprensible que estratègies com A/A o A/D resultin millors que D/A o E/A.

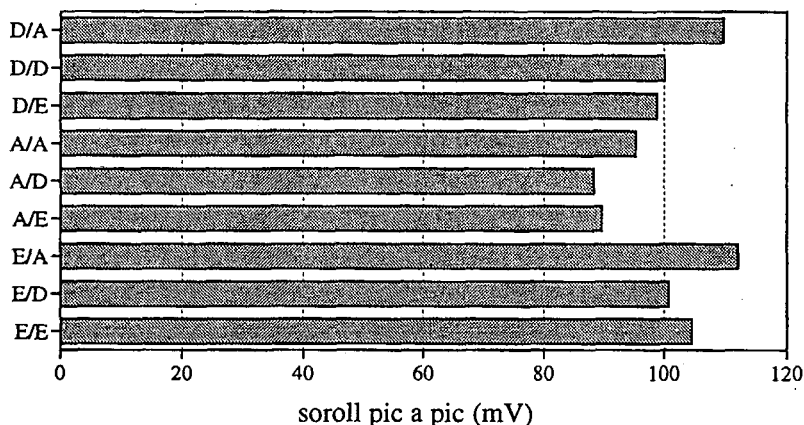


Fig. 7.26. Soroll mesurat en funció de l'estratègia de polarització. Substrat P-, 16 blocs sorollosos habilitats.

Les mesures presentades a la figura 7.26 es realitzen habilitant 16 blocs sorollosos. Es pot pensar que un nivell de soroll de commutació tant elevat com el que provoquen aquests 16 blocs sí arriba als *pads* analògics tot i la resistivitat del substrat, de manera que s'han repetit les mesures però en aquest cas habilitant només els dos blocs sorollosos més propers al sensor. El soroll de commutació present a les línies d'alimentació digital serà d'aquesta manera molt menor, tot i que també serà menor el soroll introduït al substrat pels *buffers*. A la figura 7.27 es mostren els resultats obtinguts, i de nou es pot apreciar una alta uniformitat en el nivell de soroll. La relació entre estratègies de polarització presenta una

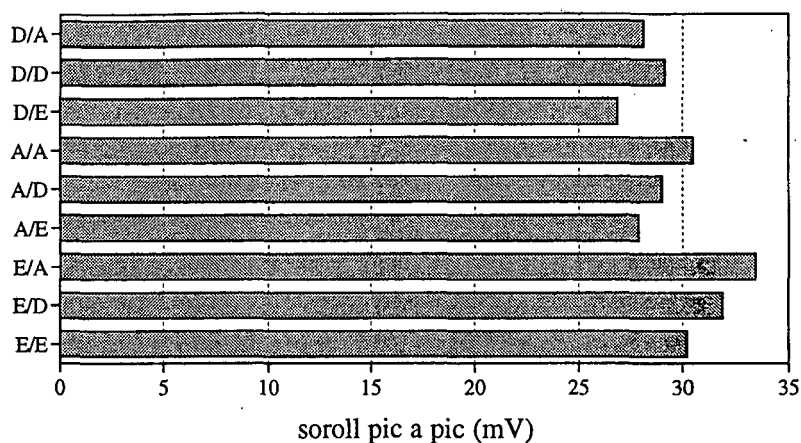


Fig. 7.27. Soroll mesurat en funció de l'estratègia de polarització. Substrat P-, 2 blocs sorollosos habilitats.

baixa correlació amb la figura 7.26, i tot i que alguns resultats semblen tenir més lògica –D/E, D/A millors que A/A–, altres segueixen essent aparentment absurds –E/A pitjor que A/A–. A la figura 7.28 es mostra l'efecte de connectar l'anell de guarda –que fins el moment no estava polaritzat–, i es pot veure com provoca una encara major uniformitat en el nivell de soroll, normalment a costa d'un increment respecte a no tenir-lo polaritzat. Tots els valors presentats a les figures 7.26-7.28 són de fet la mitja d'almenys 4 mesures, que presentaven poca desviació entre elles. A partir dels valors presentats en aquestes gràfiques sembla arriscat obtenir cap conclusió respecte a les estratègies de polarització. Per contra, sembla que el mecanisme de propagació de soroll dominant té poc a veure amb els contactes de la circuiteria interna, de forma que les diferències entre els valors obtinguts responen més aviat a efectes de segon ordre, com ressonàncies, acoblaments entre línies, o el mateix acoblament entre dispositius o contactes a través del substrat.

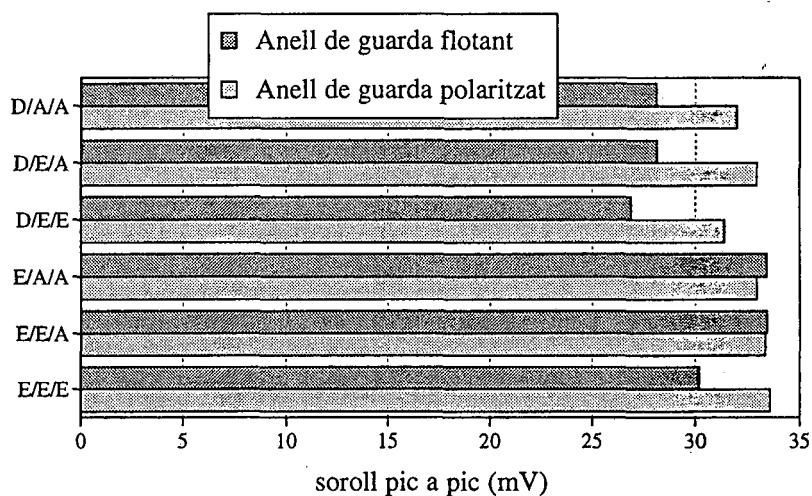


Fig. 7.28. Soroll mesurat en funció de la polarització de l'anell de guarda. Substrat P-, 2 blocs sorollosos habilitats.

El fet que els nivells de soroll mesurats siguin bastant uniformes, i que a més les formes d'ona que es tenen a totes les mesures tinguin el mateix aspecte que les formes d'ona obtingudes en substrats P+ fa pensar que el mecanisme d'acoblament real és el mateix en els dos casos, és a dir que la pertorbació s'injecta des de l'alimentació digital al substrat, i d'aquí a l'alimentació analògica a través dels *pads*. En substrats P- el soroll és atenuat en la seva propagació, però no tant com s'esperava. L'atenuació en la propagació s'aconsegueix en bona part gràcies a l'existència de bons contactes de polarització, que faciliten un camí de

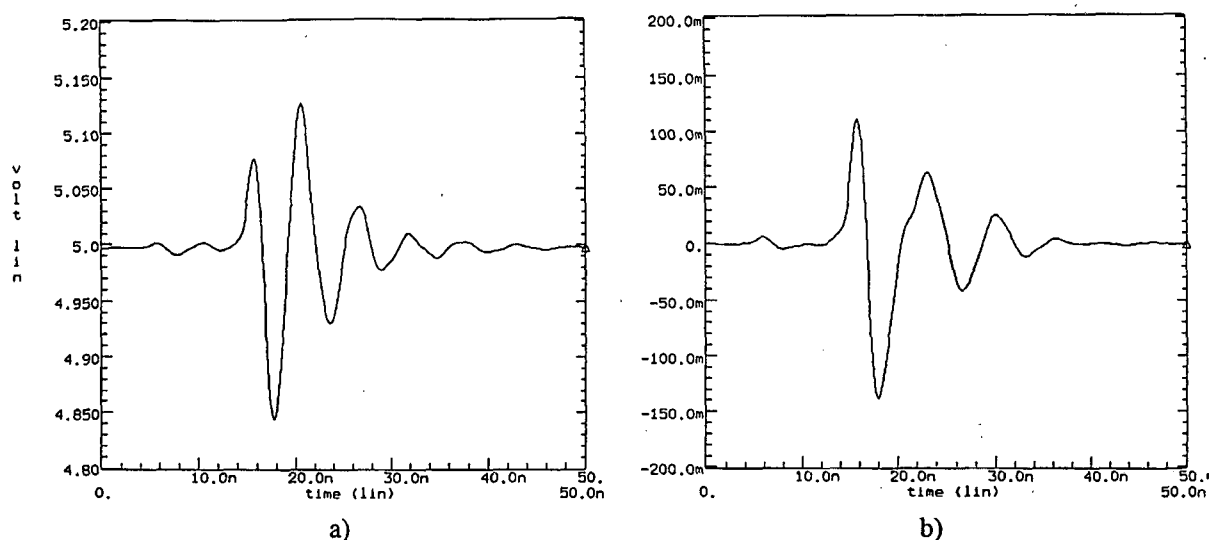


Fig. 7.23. Formes d'ona de soroll a la sortida del sensor, obtingudes per simulació del circuit extret, considerant model de substrat P+. a) Polaritzant el sensor amb una tensió de 0 V; comparar amb la forma d'ona obtinguda experimentalment i mostrada a la figura 7.21.a. b) Polaritzant el sensor amb una tensió de 5 V; comparar amb la forma d'ona obtinguda experimentalment i mostrada a la figura 7.21.b.

Situació:	Simulació	Experimentació
$V_{in}=2.55$ V, flanc de pujada (fig.7.22.a vs. fig.7.15.b)	321 mV <sub>pp</sub>	320 mV <sub>pp</sub>
$V_{in}=2.55$ V, flanc de baixada (fig.7.22.b vs. fig.7.16.b)	266 mV <sub>pp</sub>	259 mV <sub>pp</sub>
$V_{in}=0$ V, flanc de pujada (fig.7.23.a vs. fig.7.21.a)	282 mV <sub>pp</sub>	290 mV <sub>pp</sub>
$V_{in}=5$ V, flanc de pujada (fig.7.23.b vs. fig.7.21.b)	248 mV <sub>pp</sub>	201 mV <sub>pp</sub>

Taula 7.III. Comparació dels nivells de soroll simulats i mesurat experimentalment, en les diverses situacions representades a les figures 7.22 i 7.23.

polarització. Aquest soroll és injectat en bona part pels *pads*, cada un dels quals compta amb un anell de polarització al voltant seu, formant-se d'aquesta manera una baixa resistència equivalent entre línia d'alimentació i substrat –uns 15  $\Omega$ , en el nostre cas–. El soroll es propaga a través del substrat com en un sol node i arriba a la línia de *GND* analògica de nou resistivament, a través dels contactes de polarització. En aquest cas els *pads* sí tenen un efecte clarament dominant, ja que en el nostre circuit l'àrea dels contactes de polarització a la circuiteria analògica és molt inferior a l'àrea dels contactes dels 21 *pads* analògics que es tenen. El valor de la resistència equivalent d'aquests contactes de nou és d'una desena de ohms. Les formes d'ona a la línia de *GND* digital, al substrat i a la línia de *GND* analògica són pràcticament idèntiques, cosa que no succeiria si l'acoblament fos majoritàriament capacitiu. Per contra, la forma d'ona a la línia de  $V_{dd}$  analògica és clarament diferent, com es pot comprovar a la figura 7.23.a, ja que en aquest cas el soroll sí que hi arriba capacitivament, a través dels pous i de les capacitats paràsites de l'anell d'alimentació. Com a conclusió per tant, el nombre de contactes de polarització dels *pads* i el fet que estiguin connectats a les línies d'alimentació digital i analògica fa que en substrats P+ el soroll arribi amb facilitat a la circuiteria sensible, independentment del que un dissenyador pot intentar fer a nivell de *layout* de la circuiteria interna per a minimitzar el soroll. L'única mesura que pot

retorn de baixa impedància tal com es va analitzar al capítol 3. Els components paràsits associats als *pins* dificulten aquest camí de retorn, de forma que el soroll no es veu atenuat en la mateixa intensitat. Encara que improbable, en el nostre cas la propagació de la pertorbació també es pot haver vist afavorida per la presència del contacte posterior.

Tot i que les mesures obtingudes semblen evidenciar aquestes explicacions, cal encara un esforç per a determinar amb més seguretat els camins pels que la pertorbació arriba a la circuiteria analògica. Per una banda, cal un anàlisi amb la utilització de models més acurats per substrats P-. Per les tècniques de modelació més complexes presentades al capítol 4 s'han desenvolupat eines CAD que en alguns casos estan disponibles comercialment [75]. Per altra banda, cal continuar la línia d'experimentació iniciada amb aquest xip, fent circuits més simples –en el nostre cas potser s'ha estat massa ambiciós en fer un disseny per a mesurar masses coses–, i centrant-se en aquells aspectes que es creu tenen més influència en el soroll. Caldria dissenyar *pads* a mida, poder disminuir la inductància efectiva dels *pins* d'alimentació amb múltiple assignació, i poder accedir al soroll present a les línies d'alimentació. Tot aquest treball es deixa com a línia de recerca futura. Com s'ha dit a la introducció d'aquest capítol, els resultats obtinguts amb aquest circuit representen uel primer pas d'un extens treball experimental futur.

En quant als resultats obtinguts al capítol 5 respecte a les estratègies de polarització, segueixen tenint total validesa sempre i quant l'acoblament es doni entre circuiteria sorollosa i circuiteria analògica, i no hi hagi altres elements dominants com poden ser els *pads* analògics –recordar la figura 5.21–. En tot cas, si no es pot evitar que la perifèria del xip tingui un efecte dominant sobre la circuiteria interna, les estratègies de polarització discutides en aquell capítol es poden aplicar també als contactes dels *pads*.

## 7.3 Resultats de les mesures sobre comparadors

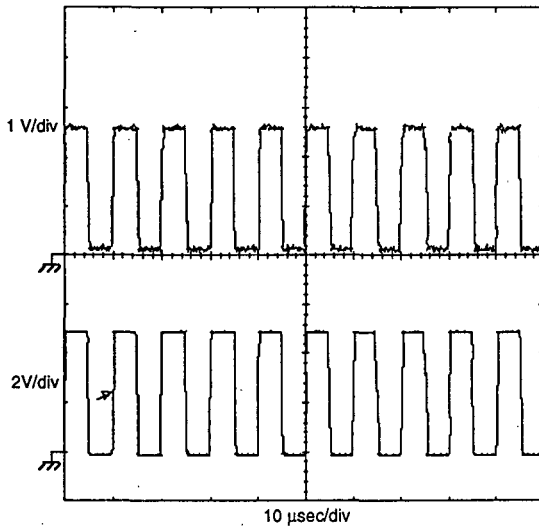
### 7.3.1. Efecte del soroll sobre un comparador amb auto-zero

L'objectiu de les mesures realitzades sobre els comparadors és mostrar que el soroll acoblat a través del substrat pot produir errades en la comparació i pèrdua de resolució. Es comença determinant la resolució dels comparadors amb la part sorollosa deshabilitada, mesurant la màxima diferència entre tensions d'entrada que dona lloc a comparacions incorrectes. La resolució obtinguda és força inferior a la que s'esperava a partir de les simulacions, degut a acoblaments del senyal de rellotge d'entrada. Recordar que les mesures sobre l'element sensor eren diferencials ja que en absència de commutació es detectava soroll atribuït al *pad* d'entrada del senyal de rellotge. Donat que el terminal d'entrada positiva del comparador està connectat a un element sensor, aquest mateix soroll serà detectat pel comparador provocant una pèrdua de resolució efectiva –encara que la capacitat de discriminació del comparador sigui molt superior–. A més és possible que el soroll també afecti als senyals de mostreig i a les primeres etapes del comparador. Els senyals de mostreig tenen un retard ajustable respecte a la commutació del rellotge d'entrada –i la commutació de la part sorollosa–. La resolució efectiva depèn per tant del retard del senyal de mostreig. Pel cas pitjor –és a dir, per garantir una comparació correcta per a qualsevol retard–, es mesura una resolució de 50 mV si  $V_- > V_+$ , i de 200 mV si  $V_+ > V_-$ .

La provocació de comparacions errònies degudes al soroll produït per l'activació de la part digital ha pogut ser comprovada tant en flancs de pujada com de baixada de les commutacions, situant el llindar de comparació per sobre o per sota de la tensió de sortida de

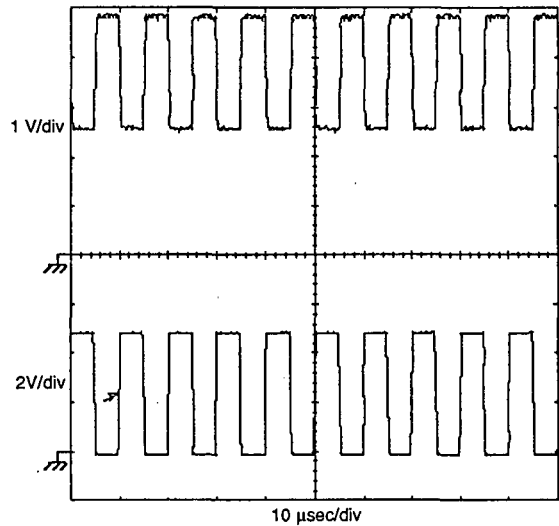
l'element sensor, i tant en substrats P+ com P-. Com a mostra, a la figura 7.29.a es representa la sortida del comparador amb  $V_+=2.52\text{ V}$  i  $V_-=2.56\text{ V}$ , obtenint-se 0 V com a resultat de les successives comparacions. A la figura 7.29.b es mostra la sortida exactament en les mateixes condicions de comparació, però habilitant la circuiteria sorollosa, obtenint-se en aquest cas 5 V a la sortida. Observar que en aquest cas l'error és produït per un flanc de baixada del senyal sorollós.

Tektronix 602A DIGITIZING SIGNAL ANALYZER



a)

Tektronix 602A DIGITIZING SIGNAL ANALYZER

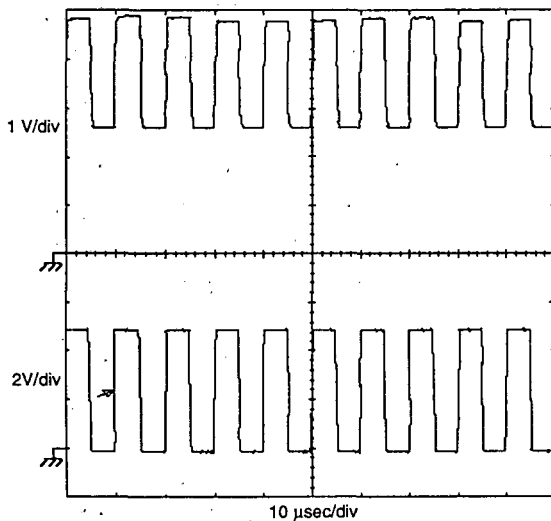


b)

Fig. 7.29. Sortida del comparador (dalt) i senyal de rellotge d'entrada (baix) en fer la comparació de  $V_+=2.52\text{ V}$  i  $V_-=2.56\text{ V}$ , substrat P-. a) La secció sorollosa està deshabilitada, i el resultat de la comparació és correcte. b) La secció sorollosa està habilitada, provocant error en el resultat de la comparació.

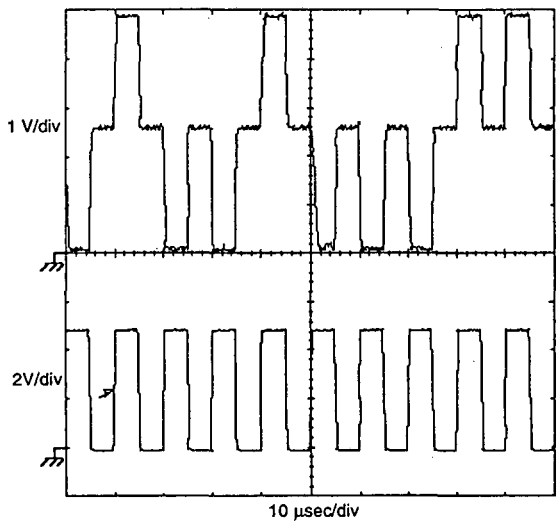
A la figura 7.30 es mostra la comparació de  $V_+=2.55\text{ V}$  i  $V_-=2.48\text{ V}$ , de nou amb la part sorollosa habilitada i deshabilitada. En aquest cas, la pertorbació és produïda per una transició de 0 a 5 volts a la sortida dels *buffers* sorollosos. Observar que en aquest cas no es dona un 100% d'errors, sinó un 50% aproximadament. De fet, en variar el llindar de

Tektronix 602A DIGITIZING SIGNAL ANALYZER



a)

Tektronix 602A DIGITIZING SIGNAL ANALYZER



b)

Fig. 7.30. Sortida del comparador (dalt) i senyal de rellotge d'entrada (baix) en fer la comparació de  $V_+=2.55\text{ V}$  i  $V_-=2.48\text{ V}$ , substrat P+. a) La secció sorollosa està deshabilitada, i el resultat de la comparació és correcte. b) La secció sorollosa està habilitada, provocant errors en el resultat de la comparació.



comparació no es produeix una transició brusca des de 100% de comparacions amb resultat 0 V fins a 100% de comparacions amb resultat 5 V, sinó que degut a soroll aleatori hi ha una zona de metaestabilitat, com s'il·lustra a la figura 7.31. La metaestabilitat és deguda a la presència de soroll aleatori que afecta tant nivells de tensió com al sincronisme. D'aquesta manera l'amplada de la zona metaestable serà major quan s'estigui mostrejant un senyal que presenti ràpides variacions. En les nostres mesures l'amplada d'aquesta zona de metaestabilitat varia amb l'instant de mostreig, però és sempre inferior a 50 mV.

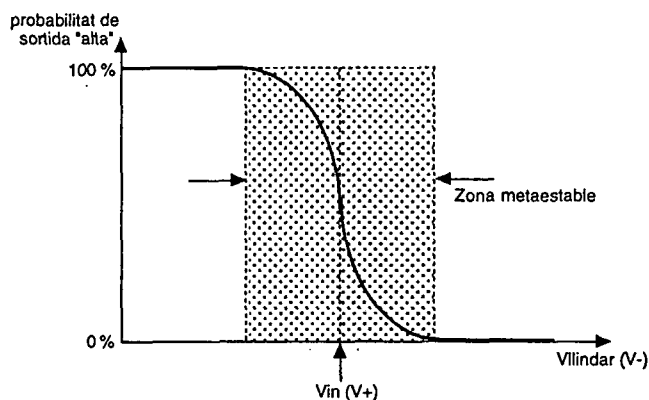


Fig. 7.31. El soroll aleatori provoca una zona de metaestabilitat en la comparació, de manera que la probabilitat de tenir un cert resultat a la sortida depèn de la diferència de tensions a l'entrada del comparador.

Si el soroll aleatori que provoca aquesta zona de metaestabilitat és de mitja nul·la, aleshores la tensió llindar  $V-$  per la qual es dona 50% de probabilitat de tenir la sortida a nivell alt, és la tensió igual a l'entrada positiva del comparador  $V+$ . Determinant el valor d'aquesta tensió llindar en funció del retard de l'instant de mostreig es pot conèixer la pèrdua de resolució del comparador provocada pel soroll, en funció del desfasament entre instant de mostreig i commutació dels blocs sorollosos. De fet, això és tant com reconstruir la forma d'ona del soroll prenent mostres en petits increments de temps. Aquesta tècnica ja va ser proposada a [109] per a reconstruir la forma d'ona del soroll a una línia de *GND* d'un circuit digital, i posteriorment s'ha utilitzat a [108] per a reconstruir la forma d'ona del soroll acoblat a través del substrat, utilitzant també un comparador amb auto-zero. Prèviament els mateixos autors havien utilitzat aquest comparador per a fer mesures del soroll en funció de l'activitat de la part digital o de la freqüència, tot i que en no sincronitzar el mostreig amb la commutació de la part digital, havien d'obtenir una avaluació estadística del nivell de soroll [110].

A la figura 7.32 es mostra la reconstrucció del soroll detectat en funció de la diferència de temps entre el senyal de mostreig i la commutació dels blocs sorollosos, per una  $V_{+DC}=2.6$  V i un comparador implementat sobre una oblia P+. A la figura de l'esquerra es representen els valors mesurats amb la part sorollosa habilitada o deshabilitada. En el segon cas el soroll detectat és degut al rellotge d'entrada, que commuta aproximadament 10 ns abans de la (teòrica) commutació dels blocs sorollosos –a l'instant -10 ns, segons l'eix horitzontal–. A la figura de la dreta es representa la diferència entre ambdós valors per cada instant de temps, que correspondria al soroll provocat exclusivament pels blocs sorollosos. La forma d'ona reconstruïda no és igual a les mostrades a la secció anterior, cosa que es pot atribuir a l'efecte del soroll sobre les primeres etapes del comparador. La determinació de la tensió llindar que proporciona un 50% de probabilitat de cada valor a la sortida s'ha realitzat aprofitant la capacitat de processament del DSA, realitzant un promig sobre un alt nombre d'adquisicions del senyal de sortida, i ajustant el llindar que proporciona un valor promig de 2.5 V.

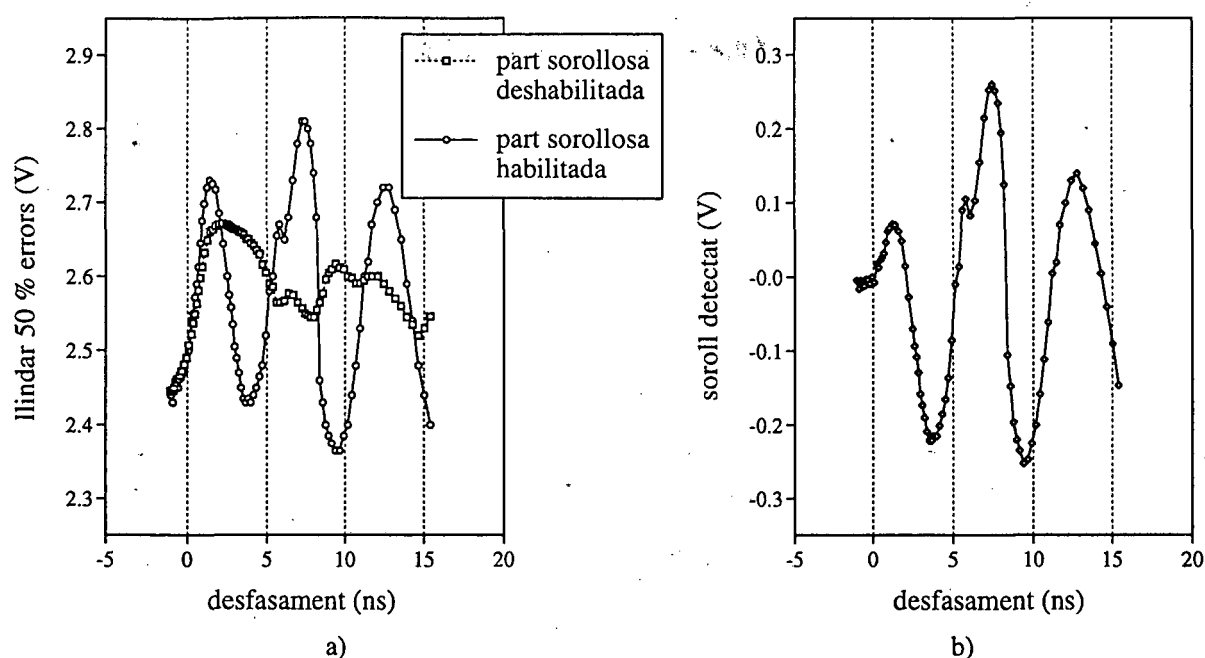


Fig. 7.32. Determinació del nivell de soroll detectat en funció del desfasament entre instant de mostreig i instant de commutació del senyal sorollós. a) Amb la part sorollosa habilitada o deshabilitada. b) Efecte exclusivament de la part sorollosa.

Els resultats de la figura 7.32 indiquen detecció de soroll de  $\pm 250$  mV, o el que és el mateix, que degut al soroll acoblat a través del substrat es pot produir una pèrdua de resolució del comparador de fins a 250 mV en aquest tipus de oblies. Aquests nivells de soroll són inacceptables en convertidors A/D, de manera si es vol utilitzar aquest tipus de comparador, s'ha d'optar per la seva versió diferencial [110] i treballar sobre oblies P- amb les quals el soroll acoblat és sensiblement inferior.

### 7.3.2. Efecte del soroll sobre un amplificador diferencial com a comparador

En aquest segon tipus de comparador també es comença esbrinant la resolució efectiva del comparador amb la secció sorollosa deshabilitada. De nou el senyal de rellotge d'entrada genera un nivell soroll suficient per a que la resolució efectiva del comparador sigui inferior a l'esperada, resolució que a més depèn de l'instant de mostreig. Prenent una tensió de precàrrega igual a 2.4 V, per garantir una comparació correcta en qualsevol instant de mostreig es necessita una diferència entre tensions d'entrada d'almenys 90 mV si  $V_- > V_+$ , i de 210 mV si  $V_+ > V_-$ .

Es comprova que amb l'habilitació de la part sorollosa es produeixen errors en la comparació, tant en transicions de pujada com de baixada de les portes sorolloses, situant el llindar de comparació per sobre o per sota de la tensió de sortida de l'element sensor, i tant en substrats P- com P+. Com a exemple a la figura 7.33 es mostra la comparació de  $V_+ = 2.58$  V amb  $V_- = 2.8$ , amb tensió de precàrrega de 2.4 V. Les dues corbes de sortida mostrades s'obtenen sota les mateixes condicions de comparació, excepte pel fet que en la de la dreta s'habiliten 16 blocs sorollosos, cosa que provoca un error en la comparació. De la mateixa manera, a la figura 7.34 es mostra un error en la comparació complementària, ara amb  $V_+ = 2.63$  V i  $V_- = 2.45$  V.

La pèrdua de resolució que es té a conseqüència de l'habilitació de la part sorollosa resulta ser molt més gran en aquest circuit que en un comparador amb auto-zero. Amb l'habilitació de 16 blocs sorollosos, i mesurant sobre un circuit implementat en oblies P+,

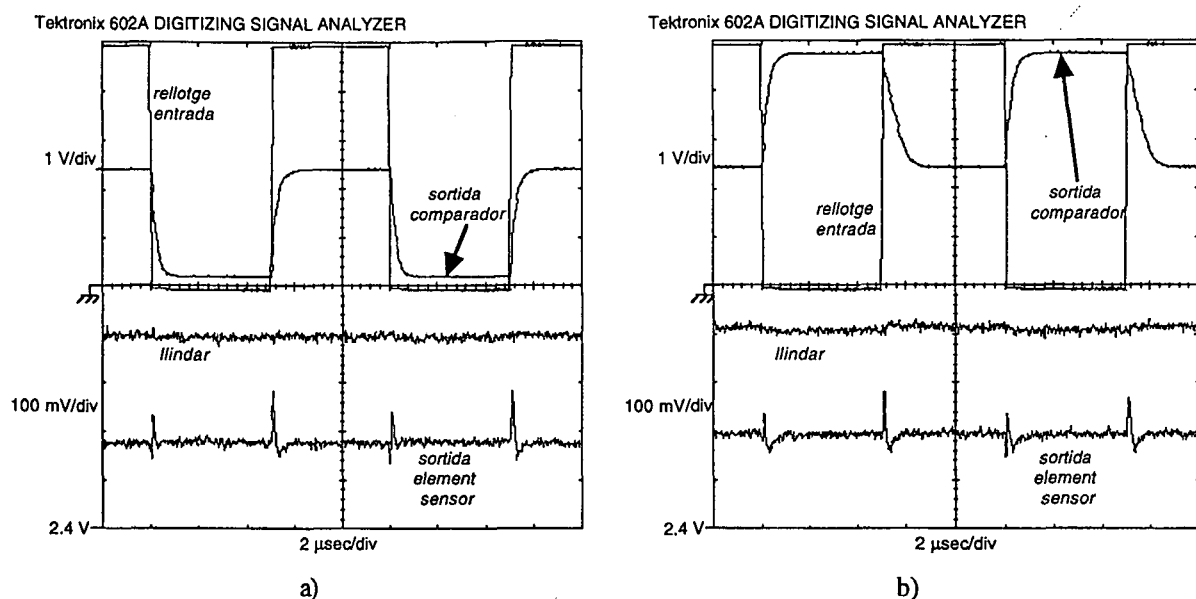


Fig. 7.33. Sortida del comparador i senyal de rellotge (dalt) i tensions d'entrada  $V_+ = 2.58$  V i  $V_- = 2.8$  V (baix). a) La secció sorollosa està deshabilitada, i el resultat de la comparació és correcte. b) La secció sorollosa està habilitada, provocant errors en el resultat de la comparació.

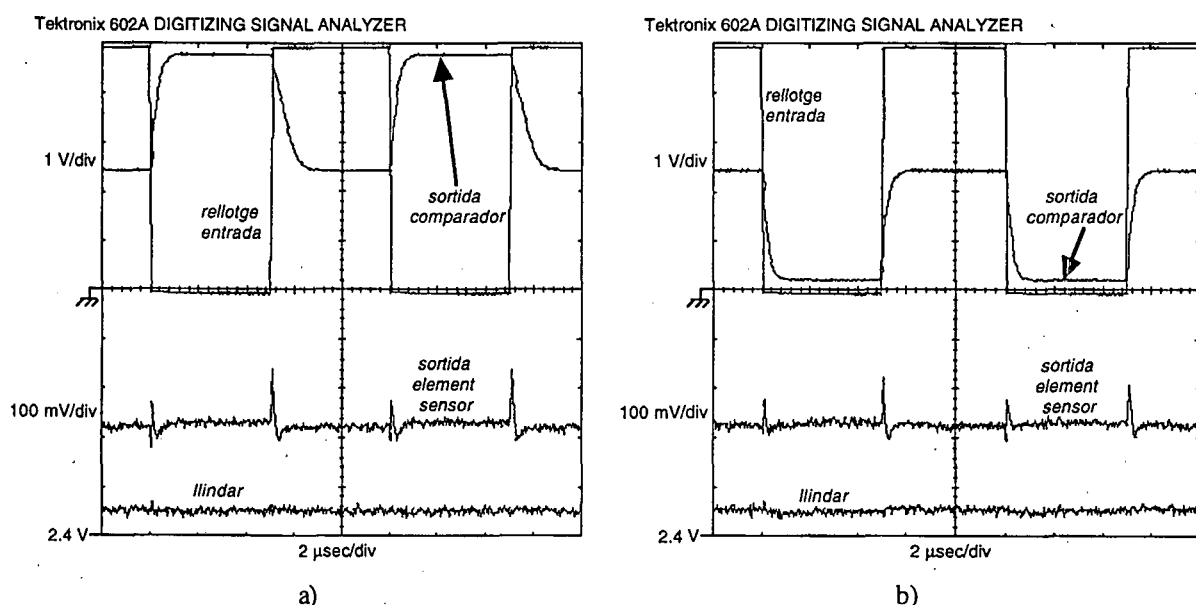


Fig. 7.34. Sortida del comparador i senyal de rellotge (dalt) i tensions d'entrada  $V_+ = 2.63$  V i  $V_- = 2.45$  V (baix). a) La secció sorollosa està deshabilitada, i el resultat de la comparació és correcte. b) La secció sorollosa està habilitada, provocant errors en el resultat de la comparació.

per garantir una comparació correcta en qualsevol instant de mostreig es necessita una diferència entre tensions d'entrada d'almenys 860 mV si  $V_+ > V_-$ , mentre que si  $V_- > V_+$  hi ha un instant de mostreig pel qual el resultat de la comparació és sempre erroni. En relació al comparador amb auto-zero, en aquest circuit intervenen més senyals de control en les que el sincronisme és important, i a més hi ha una forta influència de les línies d'alimentació analògica tant a través de l'amplificador sensor com –en la nostra implementació particular– a través de les capacitats de línia, cosa que fa el circuit més sensible al soroll. En aquestes condicions seria inviable la utilització del comparador per a efectuar la lectura d'una cel·la RAM dinàmica.